



Universidad Nacional Autónoma de México
Facultad de Estudios Superiores Cuautitlán

Departamento de Ingeniería
Sección Electrónica

Asignatura Sistemas Digitales

**SISTEMAS
DIGITALES**



MANUAL DE PRÁCTICAS DE LABORATORIO

**SISTEMAS
DIGITALES**

Clave de la carrera 130
Clave de la asignatura 1525

SEMESTRE 2026-2

Fecha de Elaboración: 2003
Fecha de Modificación: enero 2026

Autores: Mtro. Jorge Buendía Gómez
Mtra. Noemi Hernández Domínguez



Índice		1
Prólogo		2
Criterios de evaluación		4
Reglamento		6
Práctica 1	Compuertas lógicas con elementos analógicos	8
	2.2. Compuertas lógicas básicas, sus tablas de verdad y sus expresiones de Boole	
Práctica 2	Compuertas lógicas integradas	13
	2.2. Compuertas lógicas básicas, sus tablas de verdad y sus expresiones de Boole	
	2.3. Compuertas compuestas, sus tablas de verdad y sus expresiones de Boole.	
Práctica 3	Compuertas lógicas derivadas	19
	2.2. Compuertas lógicas básicas, sus tablas de verdad y sus expresiones de Boole	
Práctica 4	Características de las familias lógicas	21
	4.2. La familia Lógica Transistor – Transistor (TTL).	
	4.4. La familia Lógica Metal – Óxido – Semiconductor (MOS).	
Práctica 5	Circuitos combinacionales	27
	2.6. Implementación de circuitos a partir de expresiones de Boole.	
	3.6. Método de simplificación a través del mapa de Karnaugh.	
Práctica 6	Sumadores y restadores	29
	5.4. Circuitos digitales para operaciones aritméticas binarias.	
Práctica 7	Multiplexores y demultiplexores	32
	5.3. Multiplexores y Demultiplexores.	
Práctica 8	Unidad aritmético lógica (ALU)	35
	5.4. Circuitos digitales para operaciones aritméticas binarias.	
	5.7. Unidades Aritmético Lógicas (ALU's).	
Práctica 9	Contador síncrono ascendente	40
	6.7. Aplicaciones de circuitos secuenciales.	
Práctica 10	Contador síncrono para control de motor de pasos	42
	6.7. Aplicaciones de circuitos secuenciales.	
Práctica 11	Autómatas finitos con máquinas de Moore y Mealy	46
	6.8. Autómatas finitos.	
	6.8.1. Máquina de Mealy.	
	6.8.2. Máquina de Moore.	



Objetivos generales de la asignatura

- Al finalizar el curso el alumno será capaz de comprender y analizar sistemas electrónicos digitales combinacionales y secuenciales
- Al finalizar el curso el alumno será capaz de diseñar e implementar circuitos electrónicos digitales para resolver problemas prácticos.

Objetivos del curso experimental

- El alumno aprenderá a manejar las herramientas y equipos utilizados en el laboratorio de Sistemas Digitales.
- El alumno analizará y comprenderá el funcionamiento de los circuitos electrónicos digitales y sus aplicaciones a circuitos con diseños prácticos.
- El alumno adquirirá las habilidades y las competencias necesarias para el análisis, diseño e implementación de circuitos electrónicos digitales.

Introducción

Un sistema digital es aquel dispositivo electrónico destinado a la manipulación, transmisión, procesamiento o almacenamiento de señales digitales, las cuales sólo puedan tomar 2 valores discretos, cero o uno, denominados dígitos binarios (**B**inary **D**igit) o **Bit**.

Los sistemas digitales son un arreglo de dispositivos electrónicos analógicos tales como resistencias, diodos y transistores, figura P.1, diseñados para procesar información representada en forma digital a través de 2 voltajes de corriente directa, usualmente 0V y 5V, pero que en la actualidad se han reducido para hacer más eficiente el funcionamiento de los circuitos. Reducción de potencia, velocidad de procesamiento, menor calentamiento y algunas características adicionales.

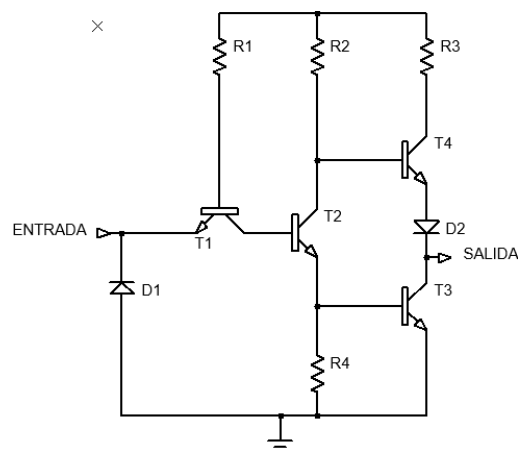


Figura P.1 Inversor digital construido con elementos analógicos.

Para analizar y diseñar los sistemas digitales es necesario utilizar herramientas que nos permitan representarlos, reducir sus funciones, optimizarlos, simularlos y construirlos, entre estas herramientas:

- Álgebra de Boole
- Mapas de Karnaugh
- Método tabular de Quine McCluskey
- Máquinas de estados
- Autómatas Finitos
- Simuladores y otras

Estas herramientas teóricas y de simulación nos permiten llevar a la práctica los sistemas digitales e implementarlos de la forma más adecuada, optimizando los parámetros de costo, potencia, espacio, velocidad, etc.

Los sistemas digitales se clasifican en dos categorías:

- **Sistemas digitales combinacionales:** Son aquellos en los que la salida del sistema sólo depende de la combinación de entrada actual.
- **Sistemas digitales secuenciales:** La salida depende de la entrada actual, las entradas y las salidas anteriores. Esta clase de sistemas necesitan elementos de memoria que almacenen la información de los estados anteriores del sistema.

Para la implementación de los circuitos digitales se utilizan compuertas lógicas básicas y combinadas, tales como: NOT, AND, OR, BUFFER, NAND, NOR, XOR y XNOR, con las cuales se puede diseñar toda la estructura avanzada de los sistemas digitales complejos.

La electrónica digital es posiblemente una de las ramas de la electrónica que se ha desarrollado de forma más acelerada y debido a eso es muy importante conocer los elementos y conceptos que forman la base de conocimiento de esta área.

Ventajas de los Circuitos Digitales

- Resultados predecibles y repetibles
- Facilidad de diseño
- Flexibilidad
- Funcionalidad
- Programabilidad
- Economía
- Avance tecnológico constante
- Exactitud
- Facilidad de almacenamiento
- Facilidad para transmisión datos

En un mundo totalmente analógico los circuitos digitales han tenido un desarrollo exponencial ya que brindan muchas facilidades para realizar el control, el almacenamiento y la transportación de la información binaria, debido a estas características, la mayoría de los procesamientos de señales se realizan en forma digital.

En el laboratorio de Sistemas Digitales los alumnos deberán realizar la comprobación de los conceptos básicos teóricos más relevantes utilizados dentro de la electrónica digital, aprendiendo con ello a desarrollar las competencias y habilidades para el análisis, diseño, investigación, consulta de manuales, implementación de

circuitos digitales, etc. En estas prácticas se presentan los elementos más importantes y las herramientas que permiten realizar el diseño de sistemas digitales.

Se ha incluido la actividad de simulación de los circuitos, pues en la actualidad es muy conveniente tener un análisis previo que permita asegurar con un gran porcentaje de veracidad el comportamiento de los circuitos antes de implementarlos físicamente.

Aunque el alumno debe considerar que las simulaciones dependen del grado de precisión que se logre con el software con que se implementan y por lo tanto no son totalmente apegadas a la realidad.

Indicaciones para realizar el reporte

El reporte de prácticas de laboratorio debe incluir portada como la siguiente y los numerales del 1 al 7.

Universidad Nacional Autónoma de México	
Facultad de Estudios Superiores Cuautitlán	
Laboratorio de: _____	Grupo: _____
Profesor: _____	
Alumno: _____	
Nombre de Práctica: _____	No de práctica: ____
Fecha de realización: _____	Fecha de entrega: _____
	Semestre: _____

1. **Objetivo (s)** Hay que indicar que se pretende lograr al realizar la práctica.
2. **Introducción:** En esta sección se deberá presentar una breve descripción del contenido del reporte.
3. **Materiales y Equipos:** Enunciar todos los materiales utilizados, así como la descripción de los equipos y herramientas empleadas.
4. **Procedimiento:** Describir los pasos que se siguieron en la práctica, haciendo una interpretación de los resultados utilizando tablas y gráficas, además de las observaciones realizadas durante la práctica, comparar los conceptos teóricos y analizar posibles fuentes de error que pudieron haber afectado los resultados obtenidos.
5. **Cuestionario:** Complementar respondiendo las preguntas que refuerzan el conocimiento práctico.
6. **Conclusiones:** Un resumen de lo aprendido y una evaluación sobre el cumplimiento de los objetivos planteados al inicio.
7. **Referencias Bibliográficas:** Citas de libros, artículos o recursos que se utilizaron para elaborar la práctica.

Los criterios de evaluación para el laboratorio son los siguientes:

N°	Criterios de evaluación	Porcentaje
C1	Actividades previas indicadas en el manual de prácticas	30%
C2	Habilidad en el armado de circuitos	20%
C3	Funcionamiento correcto de los circuitos de la práctica	20%
C4	Reporte entregado con todos los puntos indicados	30%


ATRIBUTOS DE EGRESO

Atributo por evaluar: AEITSE5 Diseña, desarrolla e implementa software y hardware, adaptados a las necesidades de las telecomunicaciones, control y automatización.

La evaluación del Atributo de Egreso se llevará a cabo durante la Práctica No. 5 mediante una lista de cotejo que será aplicada en la sesión correspondiente. Esta evaluación permitirá valorar el desempeño del estudiante en relación con los atributos de egreso establecidos en el perfil del ingeniero y será de su conocimiento por el profesor y publicada en el listado único de calificaciones.

Bibliografía

1. M. Morris Mano, Charles R. Kime, *Fundamentos de Diseño Lógico y Computadoras*, 3ª Edición, España, Pearson Education de México, 2007.
2. Ronald J. Tocci, *Sistemas Digitales, Principios y Aplicaciones*, 10ª Edición Prentice Hall Hispanoamericana S.A., México, 2007.
3. John F. Wakerly, *Diseño Digital, Principios y Prácticas*, 3ª Edición, Pearson Education de México, México, 2007.
4. Floyd Thomas L., *Fundamentos de Sistemas Digitales*, 9ª Edición, Prentice Hall, Madrid, 2006.
5. Balabanian Norman, *Principios de Diseño Lógico Digital*, CECSA, 1ª Edición, México, 2002.
6. Garza, Garza Juan Ángel, *Sistemas Digitales Y Electrónica Digital, Prácticas De Laboratorio (Incluye Cd-Rom)*, Pearson Education de México, 1ª Edición, México, 2006.

	UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO FACULTAD DE ESTUDIOS SUPERIORES CUAUTITLÁN DEPARTAMENTO DE INGENIERÍA SECCIÓN ELECTRÓNICA
REGLAMENTO INTERNO DE LABORATORIOS	

El presente reglamento de la sección electrónica tiene por objetivo establecer los lineamientos para el uso y seguridad de laboratorios, condiciones de operación y evaluación, que deberán de conocer y aplicar, estudiantes y profesores en sus cuatro áreas: comunicaciones, control, sistemas analógicos y sistemas digitales.

1. Queda estrictamente prohibido, al interior de los laboratorios
 - a) Correr, jugar, gritar o hacer cualquier otra clase de desorden.
 - b) Dejar basura en las mesas de trabajo y/o pisos.
 - c) Fumar, consumir alimentos y/o bebidas.
 - d) Realizar o responder llamadas telefónicas y/o el envío de cualquier tipo de mensajería.
 - e) La presencia de personas ajenas en los horarios de laboratorio.
 - f) Dejar los bancos en desorden y/o sobre las mesas.
 - g) Mover equipos o quitar accesorios de una mesa de trabajo.
 - h) Usar o manipular el equipo sin la autorización del profesor.
 - i) Rayar y/o sentarse en las mesas del laboratorio.
 - j) Energizar algún circuito sin antes verificar que las conexiones sean las correctas (polaridad de las fuentes de voltaje, multímetros, etc.).
 - k) Hacer cambios en las conexiones o desconectar el equipo estando energizado.
 - l) Hacer trabajos pesados (taladrar, martillar, etc.) en las mesas de trabajo.
 - m) Instalar software y/o guardar información en los equipos de cómputo de los laboratorios.
 - n) El uso de cualquier aparato o dispositivo electrónico ajeno al propósito para la realización de la práctica.
 - o) Impartir clases teóricas, su uso es exclusivo para las sesiones de laboratorio.

2. Es responsabilidad del profesor y de los estudiantes revisar las condiciones del equipo e instalaciones del laboratorio al inicio de cada práctica (encendido, dañado, sin funcionar, maltratado, etc.). El profesor deberá generar el reporte de fallas de equipo o de cualquier anomalía y entregarlo al responsable de laboratorio o al jefe de sección.

3. Los profesores deberán de cumplir con las actividades y tiempos indicados en el "cronograma de actividades de laboratorio".

4. Es requisito indispensable para la realización de las prácticas que el estudiante:
 - a) Descargue el manual completo y actualizado al semestre en curso, el cual podrá obtener en (<https://virtual.cuautitlan.unam.mx/ingenieriafesc/>)
 - b) Presente su circuito armado en la tableta de conexiones para poder realizar la práctica (cuando aplique), de no ser así, tendrá una evaluación de cero en la sesión correspondiente.
 - c) Realizar las actividades previas y entregarlas antes del inicio de la sesión de práctica, de no ser así, tendrá una evaluación de cero en la sesión correspondiente.

5. Estudiante que no asista a la sesión de práctica de laboratorio será evaluado con cero.

6. La evaluación de cada sesión debe realizarse con base en los criterios de evaluación incluidos en los manuales de prácticas de laboratorio y no podrán ser modificados. En caso contrario, el estudiante deberá reportarlo al jefe de sección.
7. La evaluación final del estudiante en los laboratorios será con base en lo siguiente:
 - a) **(Aprobado) Cuando el promedio total de todas las prácticas de laboratorio sea mayor o igual a 6 siempre y cuando tengan el 90% de asistencia y el 80% de prácticas acreditadas con base en los criterios de evaluación.**
 - b) **(No Aprobado) No cumplió con los requisitos mínimos establecidos en el punto anterior.**
 - c) **(No Presentó) Cuando no asistió a ninguna sesión de laboratorio o que no haya entregado actividades previas o reporte alguno.**
8. Profesores que requieran hacer uso de las instalaciones de laboratorio para realizar trabajos o proyectos, es requisito indispensable que las soliciten por escrito al jefe de sección. Siempre y cuando no interfiera con los horarios de los laboratorios.
9. Estudiantes que requieran realizar trabajos o proyectos en las instalaciones de los laboratorios, es requisito indispensable que esté presente el profesor responsable del trabajo o proyecto. En caso contrario no podrán hacer uso de las instalaciones.
10. Correo electrónico del buzón para quejas y sugerencias para cualquier asunto relacionado con los laboratorios (seccion_electronica@cuautitlan.unam.mx).
11. El incumplimiento a estas disposiciones faculta al profesor para que instruya la salida del infractor y en caso de resistencia, la suspensión de la práctica.
12. A los usuarios que, por su negligencia o descuido inexcusable, cause daños al laboratorio, materiales o equipo deberá cubrir los gastos que se generen con motivo de la reparación o reposición, indicándose en el reporte de fallas correspondiente.
13. Los usuarios de laboratorio que sean sorprendidos haciendo uso indebido de equipos, materiales, instalaciones y demás implementos, serán sancionados conforme a la legislación universitaria que le corresponda, según la gravedad de la falta cometida.
14. Los casos no previstos en el presente reglamento serán resueltos por el Jefe de Sección, de acuerdo con los lineamientos generales para el uso de los laboratorios en la Universidad Nacional Autónoma de México

SECCIÓN ELECTRÓNICA
“POR MI RAZA HABLARÁ EL ESPÍRITU”
Cuautitlán Izcalli, Estado de Méx. a 16 de junio de 2025



Temas

2.2. Compuertas lógicas básicas, sus tablas de verdad y sus expresiones de Boole.

Objetivos

- Comprobar las tablas de verdad de las compuertas lógicas básicas implementadas con elementos analógicos: diodos, transistores y resistencias.
- Analizar los niveles de voltaje generados a la salida de los circuitos implementados y su asociación con los niveles lógicos binarios 0 y 1.

Introducción

Las compuertas lógicas básicas se construyen empleando elementos analógicos tales como diodos, resistencias y transistores, los cuales son encapsulados en un solo circuito integrado de silicio para formar los sistemas digitales. En cada uno de estos circuitos es posible integrar millones de estos elementos para formar sistemas desde muy simples como las compuertas, hasta muy complejos como los microprocesadores, los microcontroladores, los dispositivos lógicos programables, los FPGAs, etc.

Los circuitos mostrados en esta práctica pertenecen a la familia lógica DTL (Diode Transistor Logic), que fueron de los primeros circuitos empleados para crear compuertas digitales.

Las compuertas analógicas no tienen las condiciones de trabajo ideales que se han alcanzado en los circuitos digitales actuales, pues no alcanzan la velocidad, consumo de potencia, niveles de voltaje, corriente y algunas otras características que son deseables para los circuitos modernos.

Debido a estas condiciones los valores lógicos se consideran rangos de voltaje como se muestra en la figura 1.1, hay que hacer notar que los voltajes considerados para 0 lógico y 1 lógico son diferentes para la entrada como para la salida.

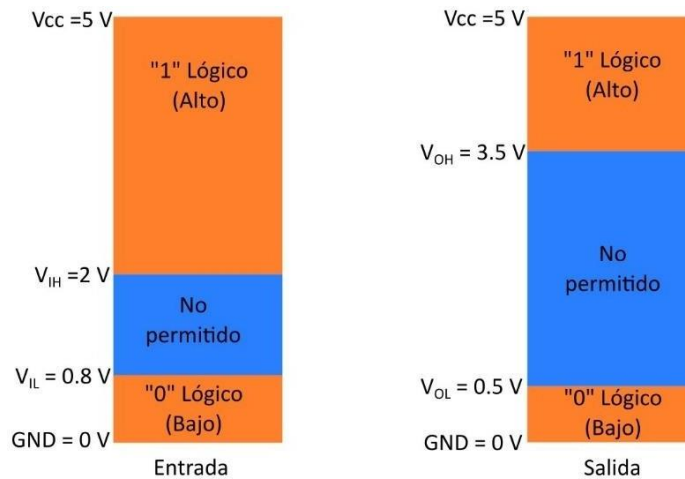


Figura 1.1

Estas compuertas analógicas están diseñadas para trabajar con solo 2 voltajes de operación (0 V y 5 V), cuyos valores se asocian a dos valores lógicos (0 y 1) respectivamente, aunque hay que tomar en cuenta que debido a la naturaleza de los circuitos que componen a las compuertas, dichos valores estarán realmente dentro de un rango (Tabla 1.1), con la suficiente separación entre los dos valores para poderlos distinguir de forma satisfactoria.

Hay que tomar en cuenta que estos valores pueden variar de acuerdo con la familia lógica que se utilice y por lo tanto el usuario debe considerar siempre la consulta de las hojas técnicas (Datasheet).

Valor lógico	Rango de voltaje
0 lógico de entrada	Voltaje entre GND y V_{IL} o (0 V y 0.8 V)
1 lógico de entrada	Voltaje entre V_{IH} y V_{CC} o (2 V y 5 V)
0 lógico de salida	Voltaje entre GND y V_{OL} o (0 V y 0.5 V)
1 lógico de salida	Voltaje entre V_{OH} y V_{CC} o (3.5 V y 5 V)

Tabla 1.1

En esta práctica se implementarán las compuertas lógicas básicas, comprobando sus tablas de verdad a través de los voltajes introducidos en sus entradas y los voltajes producidos en sus salidas.

También se medirán y analizarán los valores de voltaje analógico obtenidos en las salidas de las compuertas y su relación con los valores digitales asociados.

Actividades Previas a la Práctica

1. El alumno deberá realizar la lectura de la práctica de laboratorio.
2. Investigue y anote el significado de los términos V_{IH} , V_{IL} , V_{OH} y V_{OL} para la familia lógica TTL (Transistor Transistor Logic).
3. Investigar cuál es el voltaje de operación de los leds de acuerdo con su color.
4. Simule los circuitos 1.2 a 1.8 y entregue los resultados a su profesor al iniciar la práctica.

Material

- 2 Diodos rectificadores IN4001 o equivalente
- 3 Diodos leds de diferentes colores
- 2 Resistencias de 470 Ω a ½ W
- 1 Resistencia de 1 K Ω a ½ W
- 1 Resistencia de 2.2 K Ω a ½ W
- 1 Resistencia de 180 K Ω a ½ W
- 1 Transistor BC547
- 1 Switch deslizable de 4 u 8 posiciones
- Hoja técnica del transistor BC547A en formato electrónico.
- Tableta de conexiones (Protoboard)
- Alambre para conexiones.



Equipo

- Fuente de Voltaje de C.D.
- Multímetro Digital

Procedimiento experimental

1. Arme el circuito de la figura 1.2, mida con el multímetro de CD y anote los valores de salida en la tabla 1.2 para las dos posiciones de switch y explique el comportamiento en función de los valores obtenidos.

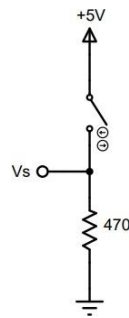


Figura 1.2 Pull Down

Posición del SW	Voltaje de salida (Vs)	Valor lógico
Abierto		
Cerrado		

Tabla 1.2 Respuesta de circuitos Pull Down

2. Arme el circuito de la figura 1.3.
3. Mida y anote en la tabla 1.3 el voltaje en el nodo A para las dos posiciones del switch.
4. Mida y anote en la tabla 1.3 el valor de la corriente que circula por el diodo led para las dos posiciones del switch.

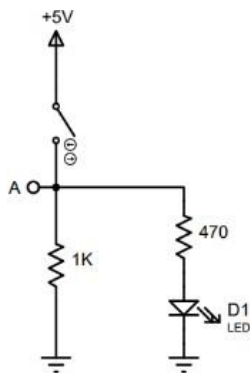


Figura 1.3

Color del Diodo led	V_R 470Ω	v_{DIODO}	V_A	I_{DIODO}

Tabla 1.3

5. Arme el circuito de la figura 1.4 y complete la tabla 1.4 anotando los valores de la señal de salida (Nodo VS) medidos con el multímetro en DC e indique el valor (nivel) lógico de salida, identifique la compuerta de salida.

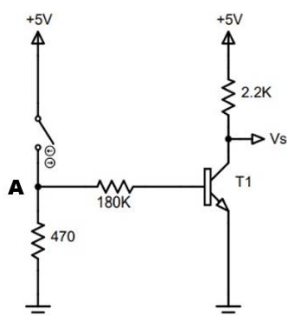


Figura 1.4

Posición del Switch	Nodo A	Nodo Vs	Nivel Lógico
Abierto			
Cerrado			
Tipo de Compuerta:			

Tabla 1.4

6. Arme los circuitos de las figuras 1.5, 1.6, 1.7 y 1.8, obtenga las tablas de verdad en función de los niveles de voltaje analógicos, el valor (nivel) lógico de salida y anótelos en las tablas 1.5, 1.6, 1.7 y 1.8 respectivamente e identifique la compuerta a la que corresponde cada circuito.

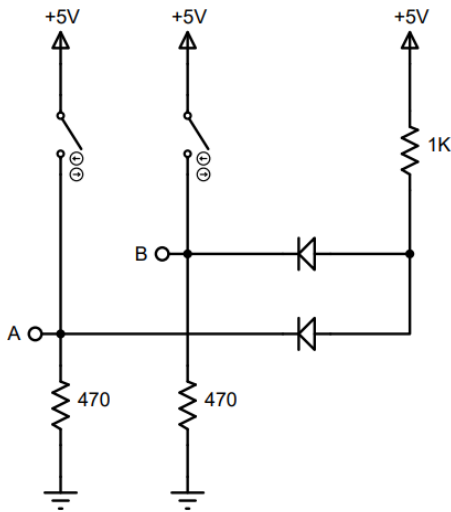


Figura 1.5

Posición del Switch B	Posición del Switch A	Nodo A	Nodo B	Nodo VS	Nivel Lógico
Abierto	Abierto				
Abierto	Cerrado				
Cerrado	Abierto				
Cerrado	Cerrado				
Tipo de compuerta:					

Tabla 1.5

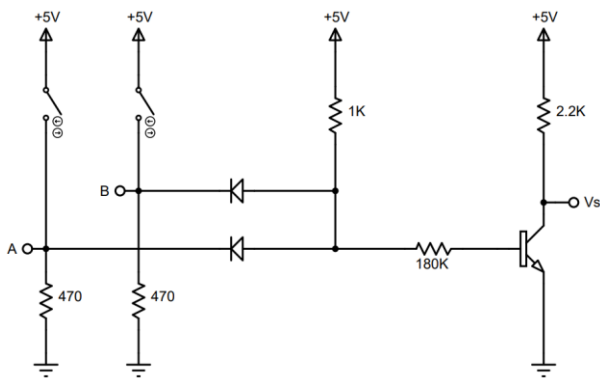


Figura 1.6

posición del Switch B	posición del Switch A	Nodo A	Nodo B	Nodo VS	Nivel Lógico
Abierto	Abierto				
Abierto	Cerrado				
Cerrado	Abierto				
Cerrado	Cerrado				
Tipo de compuerta:					

Tabla 1.6

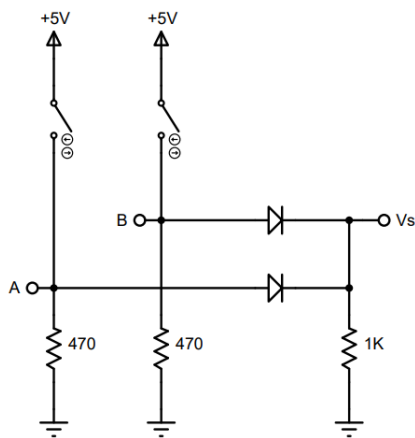


Figura 1.7

posición del Switch B	posición del Switch A	Nodo A	Nodo B	Nodo VS	Nivel Lógico
Abierto	Abierto				
Abierto	Cerrado				
Cerrado	Abierto				
Cerrado	Cerrado				
Tipo de compuerta:					

Tabla 1.7

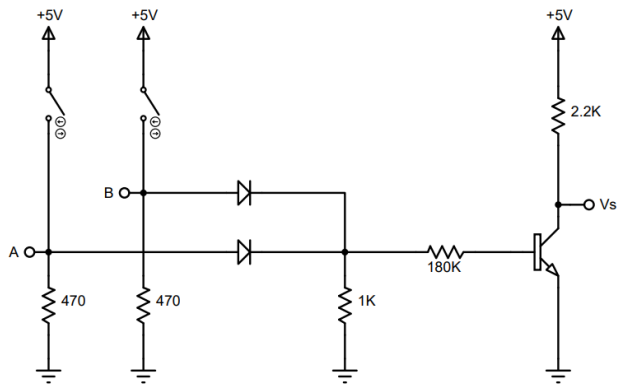


Figura 1.8

posición del Switch B	posición del Switch A	Nodo A	Nodo B	Nodo VS	Nivel Lógico
Abierto	Abierto				
Abierto	Cerrado				
Cerrado	Abierto				
Cerrado	Cerrado				
Tipo de compuerta:					

Tabla 1.8

Cuestionario

1. De acuerdo con las mediciones realizadas durante la práctica, ¿Cuál sería el rango de valores de salida de los niveles lógicos de la compuerta NOT?
2. De acuerdo con las mediciones realizadas durante la práctica, ¿Cuál sería el rango de valores de salida de los niveles lógicos de la compuerta AND?
3. Durante el desarrollo de la práctica se utilizó la configuración PULL UP, explique cuál es la configuración PULL DOWN.

Conclusiones

Bibliografía



Laboratorio de Sistemas Digitales

Práctica 2. Compuertas lógicas integradas

Tema

- 2.2. Compuertas lógicas básicas, sus tablas de verdad y sus expresiones de Boole.
- 2.3. Compuertas compuestas, sus tablas de verdad y sus expresiones de Boole.

Objetivos

- Comprobar el funcionamiento de los circuitos integrados de las familias lógicas digitales TTL y CMOS
- Comprobar las tablas de verdad de las compuertas básicas integradas.
- Comparar los valores de voltaje de las compuertas TTL y las compuertas CMOS.

Introducción

En la actualidad existe una amplia gama de familias lógicas digitales implementadas y comercializadas en forma de circuitos integrados. Entre las familias más ampliamente utilizadas se encuentran las de tecnología bipolar como las TTL y las de tecnología Metal Oxido Semiconductor Complementario como las CMOS, como se muestra en la figura 2.1.

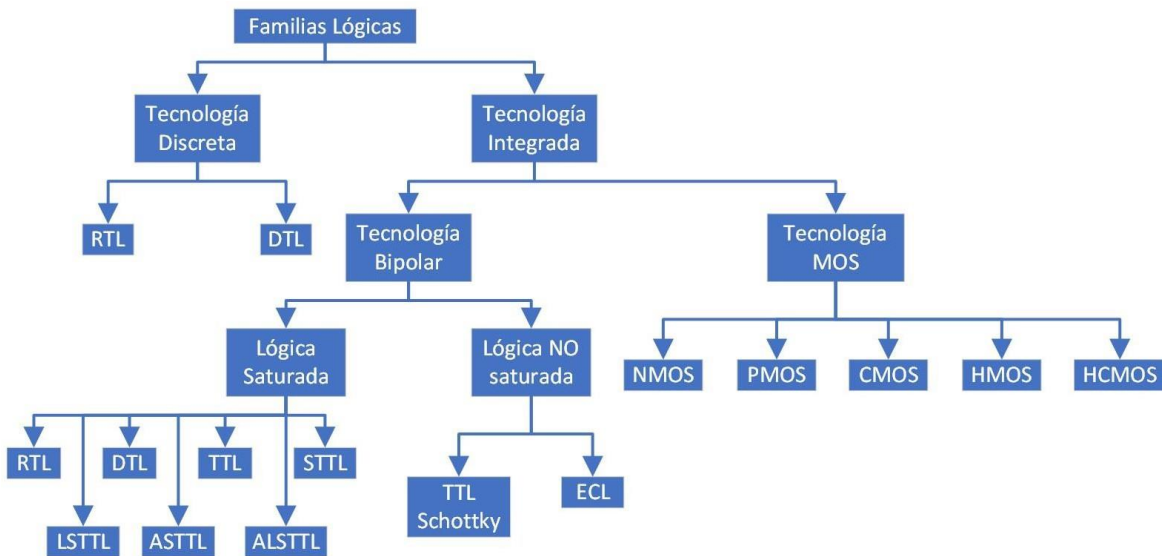


Figura 2.1 Tecnologías Digitales

Los circuitos integrados de las diferentes familias lógicas se emplean de acuerdo con la aplicación sobre la que serán empleados ya que tienen características muy diversas entre sí, como pueden ser: la potencia consumida, la velocidad de respuesta, su inmunidad al ruido, los voltajes de alimentación, grados de integración, costo, tamaño, encapsulamiento, temperatura de trabajo, etc.

La familia lógica TTL (Transistor Transistor Logic) es una familia empleada con mucha regularidad en el diseño de sistemas digitales debido a su versatilidad y facilidad de manejo. Estos circuitos pertenecen a la familia 74XXX y tienen muchas subfamilias derivadas que cubren un rango amplio de características de tiempo, voltaje, consumo, etc.



Figura 2.2 Circuitos de la familia Lógica TTL

Los circuitos integrados que contienen pocas compuertas son considerados como circuitos de baja escala de integración (Small Scale Integrated o SSI) puesto que solo contienen de 4 a 10 compuertas y por eso son los elementos básicos de la electrónica digital, pero fundamentales para la construcción de grandes bloques funcionales empleados para crear microprocesadores, memorias y todos los sistemas digitales conocidos.

En comparación con las familias lógicas bipolares entre las que se encuentran las TTL, las familias lógicas de tecnología Metal Óxido Semiconductor o familias MOS, tienen tiempos de respuesta mayores, el consumo de potencia es menor debido a que son dispositivos que trabajan con base en voltajes y no con corrientes como lo hacen los transistores BJT (Bipolar Junction Transistor), el margen de ruido que soportan es mayor debido a que trabajan en estado de encendido o apagado con altas impedancias de dispositivo, poseen un mayor intervalo de suministro de voltaje, un factor de carga más elevado puesto que consumen corrientes muy reducidas y es por eso que una sola salida puede alimentar a muchas entradas.

Una de sus características más importantes es que ocupan un área mucho menor dentro de un circuito integrado que sus contrapartes TTL y es por eso que son las compuertas más ampliamente empleadas en la construcción de circuitos integrados de escala de integración muy alta (Very Large Scale Integration o VLSI), tales como memorias, microprocesadores, microcontroladores, dispositivos lógicos programables y otros.

Existen diferentes series de la familia CMOS de CI digitales, donde cada una de ellas cubre una condición de diseño para diferentes dispositivos digitales, entre ellas, compatibilidad con TTL, rango de voltaje, potencia disipada, etc.

La serie 4000, que fue introducida por RCA fue la primera familia CMOS. La serie original es la serie 4000A, la 4000B representa una mejora con respecto a la primera y con una mayor capacidad de corriente.



Figura 2.3 Circuitos de la familia lógica CMOS

A partir de las compuertas básicas NOT, AND y OR, se pueden obtener otras compuertas derivadas uniéndolas en diferentes configuraciones. Entre estas nuevas configuraciones tenemos el BUFFER, la compuerta NAND y la compuerta NOR.

En los sistemas digitales, a las compuertas NAND (7400) y NOR (7402) se les denomina compuertas universales debido a que con ambas es posible implementar cualquiera de las compuertas básicas y por lo tanto todas las combinaciones posibles de estas compuertas.

En esta práctica el alumno obtendrá las tablas de verdad en función de los voltajes de cada una de las compuertas básicas: NOT, AND, OR, NAND y NOR en la familia lógica TTL y alguna de CMOS.

Actividades Previas a la Práctica

1. Realizar la lectura completa de la práctica.
2. Investigue los circuitos integrados de la familia TTL que realizan las funciones lógicas indicadas en la tabla 2.1 y complete los datos como se muestra en el ejemplo.


Función Lógica	Símbolo Lógico	Número de Integrado	Pines de Entrada	Pines de Salida	Terminal de Voltaje	Tierra
NOT		74LS04	1,3,5,9,11,13	2,4,6,8,10,12	14	7
AND (2 Entradas)						
OR (2 Entradas)						
NAND (2 Entradas)						
NOR (2 Entradas)						

Tabla 2.1.

3. Investigue los circuitos integrados de la familia CMOS que realizan las funciones lógicas indicadas en la tabla 2.2 y complete los datos como se muestra en el ejemplo de la tabla anterior.


Función Lógica	Símbolo Lógico	Número de Integrado	Pines de Entrada	Pines de Salida	Terminal de Voltaje	Tierra
AND (2 Entradas)		CD4081				
OR (2 Entradas)						
NOT (2 Entradas)						
XOR (2 Entradas)						
XNOR (2 Entradas)						

Tabla 2.2.

4. Obtenga las hojas técnicas de los circuitos investigados en las tablas 2.1 y 2.2 en el sitio www.alldatasheet.com del fabricante On Semiconductor.
5. Elija de la tabla 2.2 un circuito integrado de la familia CMOS que deberá presentar para la realización de la práctica.
6. Simular los circuitos de las figuras 2.4 a 2.9 y entregue los resultados a su profesor antes de realizar la práctica.

Material

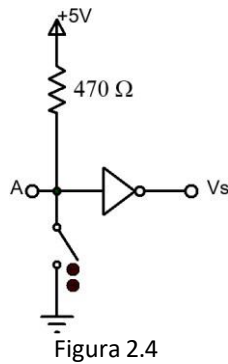
- 5 Resistencias de 470Ω a $\frac{1}{2} W$
- 3 LED's
- 1 Switch deslizable de 4 u 8 switch
- Tableta de conexiones (Protoboard)
- Alambre para conexiones
- Circuitos integrados definidos en el desarrollo.

Equipo

- Multímetro
- Fuente de Voltaje de CD

Procedimiento experimental

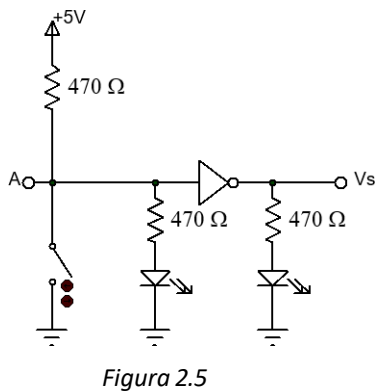
1. Arme el circuito de la figura 2.4, mida con el multímetro el voltaje correspondiente a los nodos A y VS.
2. Llene la tabla 2.3 con los datos obtenidos.



posición del Switch	V_A	V_S
Abierto		
Cerrado		

Tabla 2.3

3. Desconecte la entrada A del circuito, dejando dicha terminal al aire (sin conexión), mida con el multímetro el voltaje en el nodo de salida y anote sus comentarios con el funcionamiento de la salida del circuito.
4. Arme el circuito de la figura 2.5 y obtenga la tabla de verdad lógica de la compuerta en función del encendido o apagado de los leds



posición del Switch	V_A	V_S
Abierto		
Cerrado		

Tabla 2.4

5. Mida con el multímetro en CD el voltaje en el nodo de salida para llenar las tablas de verdad lógicas para cada uno de los circuitos 2.6, 2.7, 2.8 y 2.9 considerando que ahora el circuito tiene 2 entradas y llene las tablas 2.5, 2.6, 2.7 y 2.8.

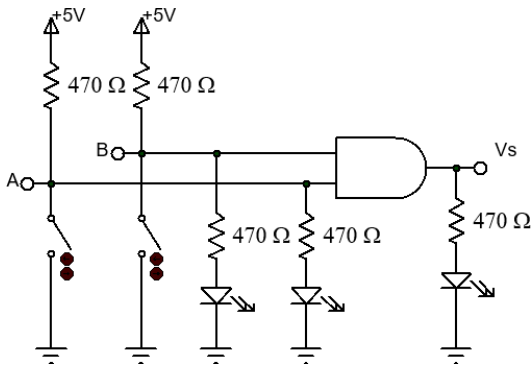


Figura 2.6

posición del Switch	posición del Switch	V_A	V_B	V_S
Abierto	Abierto			
Abierto	Cerrado			
Cerrado	Abierto			
Cerrado	Cerrado			
Compuerta:				

Tabla 2.5

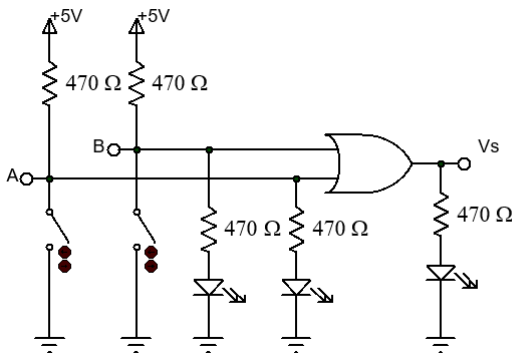


Figura 2.7

posición del Switch	posición del Switch	V_A	V_B	V_S
Abierto	Abierto			
Abierto	Cerrado			
Cerrado	Abierto			
Cerrado	Cerrado			
Compuerta:				

Tabla 2.6

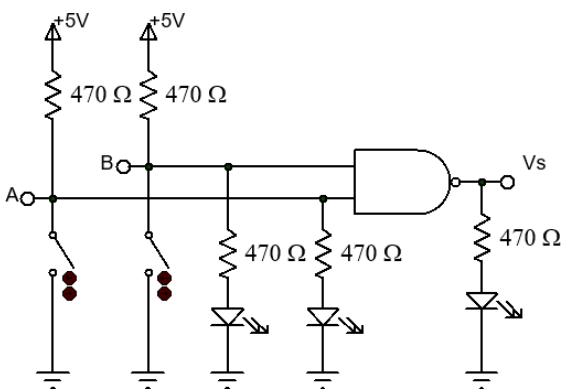


Figura 2.8

posición del Switch	posición del Switch	V_A	V_B	V_S
Abierto	Abierto			
Abierto	Cerrado			
Cerrado	Abierto			
Cerrado	Cerrado			
Compuerta:				

Tabla 2.7

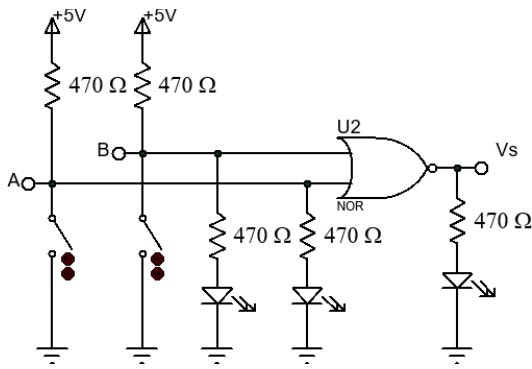


Figura 2.9

posición del Switch	posición del Switch	V_A	V_B	V_S
Abierto	Abierto			
Abierto	Cerrado			
Cerrado	Abierto			
Cerrado	Cerrado			
Compuerta:				

Tabla 2.8

Nota: El circuito que se empleará a continuación pertenece a la familia CMOS y debe manipularse con cuidado ya que es sensible a descargas estáticas introducidas al manipularlo y por lo tanto deberá tomarse por los extremos izquierdo y derecho, sin tocar de forma directa las terminales.

- Los circuitos CMOS pueden alimentarse en un rango de voltaje de 3 a 15 V y en esta práctica utilizaremos una alimentación de 10V.
- Con el circuito CMOS que eligió en el inciso 5 de las actividades previas, sin conectar ningún led, pruebe su funcionamiento y obtenga su tabla de verdad. Considerando que un 1 lógico es igual a 10 V y un cero lógico es igual a 0 V.
- Desconecte las entradas del circuito CMOS, dejando dicha terminal al aire (sin conexión), mida con el multímetro el voltaje en el nodo de salida y anote sus comentarios con el funcionamiento de la salida del circuito.
- Pruebe su funcionamiento y obtenga su tabla de verdad midiendo los voltajes a sus nodos de entrada y salida.

Cuestionario

- De las hojas técnicas de las actividades previas obtenga los datos de la tabla 2.10.

	AND de 2 entradas TTL	OR de 2 entradas CMOS
V_{IH}		
V_{IL}		
V_{OH}		
V_{OL}		
I_{IH}		
I_{IL}		
I_{OH}		
I_{OL}		
TP_{LH}		
TP_{HL}		

Tabla 2.10

- Compare los valores de las tablas de verdad teóricos con los valores de las tablas de verdad prácticos y mencione si hay discrepancias. Explique.
- ¿Qué sucedió al desconectar la entrada del circuito 2.4? Explique el porqué.

Conclusiones

Bibliografía

Mtro.. Jorge Buendía Gómez

Mtra. Noemi Hernández Domínguez
Semestre 2026-2



Tema

2.2. Compuertas lógicas básicas, sus tablas de verdad y sus expresiones de Boole.

Objetivos

- Comprobar el funcionamiento de las compuertas XOR y XNOR implementando las funciones de minitérminos de Boole que las representan.
- Comprobar el funcionamiento de un inversor controlado realizado con una compuerta XOR

Introducción

Utilizando las compuertas básicas NOT, AND y OR se desarrollaron otras 2 compuertas muy importantes para el diseño de las operaciones aritméticas con sistemas digitales, con estas compuertas es posible realizar las operaciones de suma y resta de bits, que son las fundamentales para el diseño de los sistemas aritméticos digitales.

Estas compuertas derivadas son OR exclusiva o XOR y la compuerta NOR exclusiva o XNOR de las cuales se presentan sus expresiones de Boole en forma de suma de productos o minitérminos en la figura 3.1.

$$\begin{array}{cc}
 \text{XOR} & \text{XNOR} \\
 S = \overline{A}B + A\overline{B} & S = \overline{A}\overline{B} + AB
 \end{array}$$

Figura 3.1

Como se puede observar sus expresiones de Boole son combinaciones de las compuertas básicas NOT, AND y OR y por ello su implementación es un poco más compleja que las compuertas básicas.

Debido a que las compuertas XOR y XNOR se emplean en muchas aplicaciones aritméticas y de comunicaciones, se han construido en forma de circuito integrado tanto para la tecnología TTL como para la tecnología CMOS.

Con estas compuertas se desarrollan una serie de circuitos importantes para la electrónica digital, tales como inversores controlados y también se utilizan extensamente dentro de la rama de las comunicaciones ya que son empleadas para generar el bit de paridad par o impar para una palabra de n bits que se transmitirá por un canal digital y comprobar así, si la transmisión fue correcta.

Actividades Previas a la Práctica

1. Realizar la lectura completa de la práctica.
2. Diseñe un circuito inversor controlado empleando una compuerta XOR.
3. Simule el circuito del punto 1 del procedimiento, entregue los resultados a su profesor al iniciar la práctica.

Material

- Circuitos integrados necesarios para implementar los puntos del desarrollo.
- 6 Resistencias de 470 Ω a ½ W
- 3 LED
- Hoja técnica de los circuitos integrados a utilizar en la práctica en formato digital.
- Tableta de conexiones (Protoboard)
- Alambre para conexiones

Equipo

- Multímetro
- Fuente de Voltaje de CD

Procedimiento experimental

1. Arme los circuitos definidos por las expresiones de Boole de minitérminos de las compuertas XOR y XNOR indicadas en la introducción de esta práctica utilizando como entradas 0 y 1 proporcionadas por medio del circuito de resistencia Pull UP.
2. Obtenga sus tablas de verdad y registre los estados del LED (Encendido/Apagado) en las Tablas 3.1 y 3.2 respectivamente.

A	B	LED
0	0	
0	1	
1	0	
1	1	
Compuerta:		

Tabla 3.1

A	B	LED
0	0	
0	1	
1	0	
1	1	
Compuerta:		

Tabla 3.2

3. Arme el circuito diseñado en el punto 2 de las actividades previas y anote el valor del bit de salida en la tabla 3.3.

Control	A	LED
0	0	
0	1	
1	0	
1	1	

Tabla 3.3

Cuestionario

1. Investigue a que circuito integrado corresponden las compuertas XOR y XNOR para las 2 tecnologías TTL y CMOS, dibuje sus diagramas de terminales.
2. Mencione como se aplica una compuerta OR exclusiva en el código de bit de paridad

Conclusiones

Bibliografía

Mtro.. Jorge Buendía Gómez



Laboratorio de Sistemas Digitales

Práctica 4. Características de las familias



Tema

4.2. La familia Lógica Transistor – Transistor (TTL).

Objetivos

- Obtener los valores de los parámetros característicos, de la familia lógica TTL y CMOS.
- Diferenciar entre las configuraciones de salida de colector abierto y tercer estado.

Introducción

Los circuitos integrados (CI) digitales, también llamados *chip* o *microchip*, se componen internamente de muchos transistores y otros elementos electrónicos analógicos para formar compuertas lógicas que, a su vez, realizarán una función. La escala de integración, es decir, la cantidad de transistores de la cual se compone el CI, determina la complejidad de dicho componente.

En la figura 4.1 se muestra la compuerta NAND 74LS00 y el circuito analógico utilizado para su construcción, realizado con transistores, resistencias y diodos

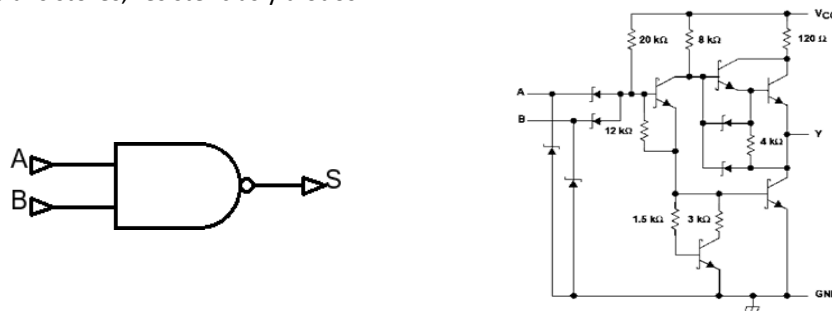


Figura 4.1 Compuerta NAND 74LS00

De acuerdo con la cantidad de elementos básicos que se utilicen o al número de compuertas empleadas para la creación de un circuito digital de mayor complejidad, los circuitos integrados se clasifican conforme a la escala de integración (Scale Integration).

Existen escalas de integración que van desde decenas, pequeña escala de integración SSI por sus siglas en inglés (Small Scale Integration), miles (LSI Large Scale Integration), millones (VLSI Very Large Scale Integration) o billones de transistores (GLSI Giga Large Scale Integration), tal como se indica en la tabla 4.1.

Siglas	Escala de Integración	# de componentes	# de compuertas
SSI	Pequeña escala de integración	10 a 100	1 a 12
MSI	Mediana escala de integración	100 a 1,000	12 a 100
LSI	Alta escala de integración	1,000 a 10,000	100 a 1,000
VLSI	Muy alta escala de integración	10,000 a 100,000	1,000 a 10,000
ULSI	Ultra alta escala de integración	100,000 a 1,000,000	10,000 a 100,000
GLSI	Giga alta escala de integración	Más de 1,000,000	Más de 100,000

Tabla 4.1

Para la fabricación de circuitos integrados se requiere un proceso bastante complejo, mostrado en forma muy simplificada en la figura 4.2.

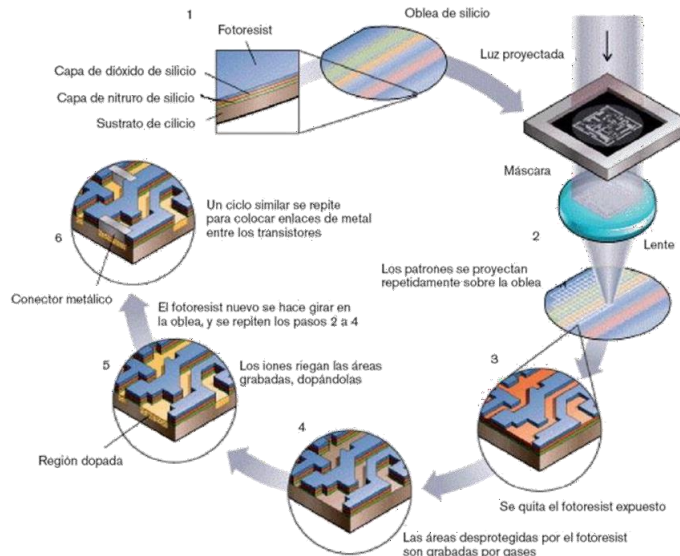


Figura 4.2 Proceso simplificado de creación de circuitos integrados

Para la fabricación de circuitos integrados el proceso se inicia con una oblea de silicio, que es una fina hoja de material semiconductor de silicio o germanio. Las obleas de silicio actúan como sustrato para la fabricación de microcircuitos mediante técnicas de dopado, grabado químico y deposición de varios materiales como se muestra en la figura 4.3.

El tamaño de las obleas de silicio suele variar entre los 25 y los 300 milímetros, siendo el grosor de estas de alrededor de medio milímetro.

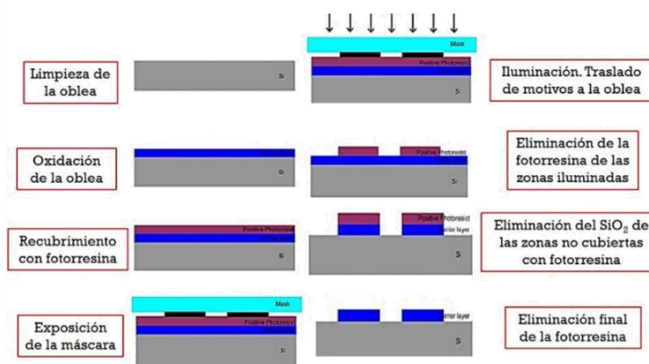


Figura 4.3 Proceso de dopado, grabado químico y deposición

Las familias lógicas tuvieron su origen en el año de 1970 y continuaron su desarrollo y mejoramiento durante los siguientes años. Las familias lógicas más comunes son TTL (Lógica de Transistor Transistor) y CMOS (Metal Óxido Semiconductor Complementario).

Las compuertas pertenecientes a TTL están construidas con transistores bipolares de juntura (BJT), varios transistores forman una compuerta básica (NAND, NOR, NOT) y varias compuertas están integradas en un sólo circuito, ya sea para formar una función o para usarlas de manera independiente.

Dentro de las mismas familias lógicas existe otra diferencia en cuanto a la configuración de salida de las compuertas de que se compone. De acuerdo con esta configuración de salida, las compuertas pueden ser de tipo tótem (figura 4.4), de colector abierto (figura 4.5) o de tercer estado (figura 4.6).

Además, si la salida posee amplificadores de corriente, se dice que su salida es del tipo "buffer". Otra característica que puede poseer la compuerta es que cuente con un circuito comparador con histéresis para acondicionamiento de la señal.

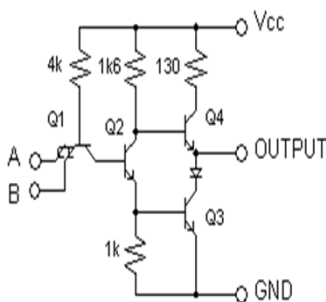


Figura 4.4 Compuerta NAND con salida Totem Pole.

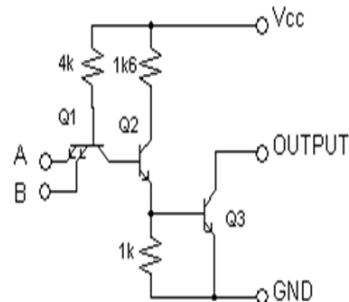


Figura 4.5 Compuerta NAND con salida de Colector Abierto.

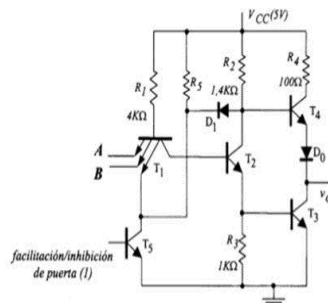


Figura 4.6 Compuerta NAND con salida de tercer estado.

Por otro lado, las compuertas pertenecientes a la familia CMOS, están construidas con transistores de efecto de campo (FET) hechos de una placa metálica con material óxido y semiconductor, figura 4.7 y figura 4.8

Los transistores MOS pueden ser de canal N (N-MOS), en donde el canal de conducción de la corriente eléctrica está formado por electrones, o de canal P (P-MOS) en los cuales el canal está formado por los protones.

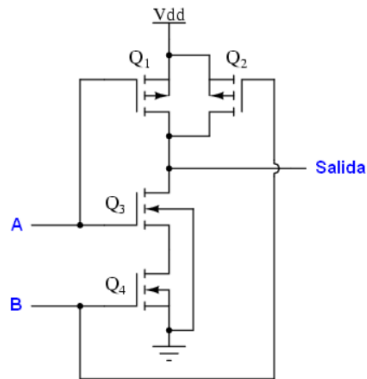


Figura 4.7 Compuerta NAND CMOS

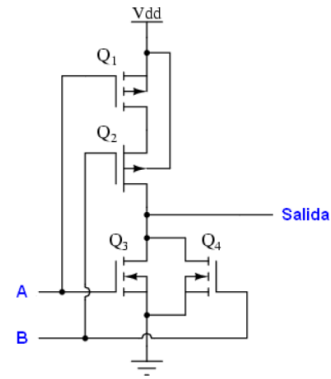


Figura 4.8 Compuerta NOR CMOS

Por lo tanto, en esta práctica abordaremos el uso de la familia lógica TTL y la CMOS, para conocer sus características principales en cuanto a corrientes de entrada y salida, voltajes de entrada y salida y consumo de corriente total del circuito.

Usaremos circuitos integrados con compuertas de diferente configuración de los transistores en su salida (colector abierto, tercer estado y CMOS). Finalmente resaltaremos la importancia del uso de las hojas técnicas para nuestros cálculos durante la etapa del diseño.

Actividades previas a la práctica

1. Realizar la lectura de la práctica.
2. Usando la hoja técnica del CI74LS05, calcular el valor de R1 perteneciente a la figura 4.9 en función de la corriente requerida por el led cuando este encendido.
3. Realice la simulación de los circuitos 4.9 a 4.11, entregue los resultados a su profesor al inicio de la práctica.

Material

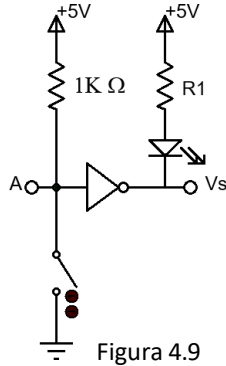
- 2 Resistencias de $1k\Omega$ a $\frac{1}{2} W$
- 1 Resistencia de $0.47k\Omega$ a $\frac{1}{2} W$
- 1 Switch deslizable de 8 switch
- 1 LED
- Resistencia (R1) del valor calculado en las actividades previas
- CI 74LS125
- CI 74LS05
- CI 4081
- Hoja técnica de los circuitos integrados a utilizar en la práctica en formato digital.
- Tableta de conexiones (Protoboard)
- Alambre para conexiones

Equipo

- Fuente de voltaje de C.D.
- Multímetro

Procedimiento experimental

1. Arme el circuito mostrado en la figura 4.9, colocando la resistencia R1 del valor calculado en las actividades previas.
2. Mida con el multímetro en CD y llene la tabla 4.2 para los valores de corriente y voltaje en las 2 posiciones del switch.



Entrada Switch	Salida	
	Voltaje	Corriente
Abierto		
Cerrado		

Tabla 4.2

3. Arme el circuito mostrado en la figura 4.10.

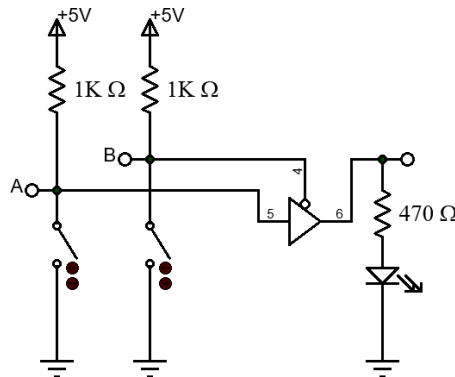


Figura 4.10 Compuerta TTL de tercer estado

4. Mida el voltaje y la corriente en los puntos de entrada y salida para las combinaciones de los switches en la tabla 4.3.

Entradas		Entrada C		Salida	
A	C	Voltaje	Corriente	Voltaje	Corriente
Cerrado	Cerrado				
Cerrado	Abierto				
Abierto	Cerrado				
Abierto	Abierto				

Tabla 4.3

5. Arme el circuito mostrado en la figura 4.11

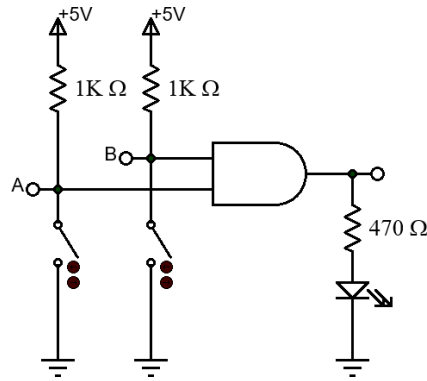


Figura 4.11 Compuerta CMOS

6. Mida el voltaje y la corriente de salida de la compuerta para las diferentes posiciones indicadas en la tabla 4.4.

Entradas		Salida	
A	B	Voltaje	Corriente
Cerrado	Cerrado		
Cerrado	Abierto		
Abierto	Cerrado		
Abierto	Abierto		

Tabla 4.4

Cuestionario

1. Con base en los resultados de la tabla 4.2 defina ¿qué es una compuerta con salida de colector abierto?
2. Con base en los resultados de la tabla 4.3 defina ¿qué es una compuerta con salida de tercer estado?
3. Con base en los resultados de la tabla 4.4 defina ¿qué es una compuerta con salida totempole?
4. Con los datos de la hoja técnica, calcule el margen de ruido de los circuitos CI 4011, 74LS125
5. Tomando en cuenta los datos de la hoja técnica del CI 4081 y del CI 74LS125, determine cuántas compuertas del 74LS05 se pueden conectar a la salida de una compuerta del 4081. Comente su resultado.

Conclusiones

Bibliografía



Tema

3.6. Método de simplificación a través del mapa de Karnaugh.

Objetivos

El estudiante será capaz de diseñar un sistema combinacional de 4 entradas y una salida, aplicando el método de Mapas de Karnaugh para su simplificación. Verificar el funcionamiento mediante la implementación del circuito físico y la observación previa en el simulador electrónico.

Introducción

Los circuitos digitales combinacionales son aquellos en los cuales el nivel lógico de la salida depende sólo de la combinación de los niveles lógicos de las entradas presentes en ese instante. Un circuito combinacional no tiene las características de memoria o realimentación que poseen los circuitos secuenciales.

Los circuitos lógicos combinacionales tienen “n” entradas lógicas que producen un total de 2ⁿ combinaciones posibles, cada combinación puede ser expresada en una tabla de verdad como lo muestra la figura 5.1 y a cada salida se le asigna un valor lógico que es independiente de todos los otros valores de salida.

2 entradas (A y B) y 1 salida (S)

2² = 4 combinaciones posibles para la tabla de verdad

$$S = \overline{A} \overline{B} + A \overline{B} + AB$$

$$S = A + B$$

A	B	S
0	0	1
0	1	0
1	0	1
1	1	1

Figura 5.1

Un circuito combinacional puede tener “m” salidas que dependen de un solo conjunto de entradas, pero cada una de las salidas es totalmente independiente de las otras y deben tratarse de forma separada.

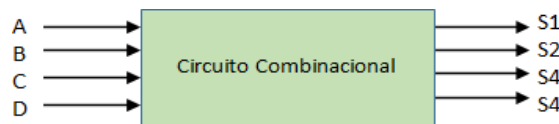


Figura 5.2

Cada una de las salidas S1, S2, S3, etc., de un circuito combinacional se debe definir a través de su tabla de verdad, de ecuaciones en álgebra de Boole o a través de afirmaciones y negaciones que definan el comportamiento del circuito para cada una de las posibles combinaciones de entrada.

También es posible que para algunas de las combinaciones de entrada no estén definidas las salidas correspondientes y es por lo que se pueden establecer las salidas correspondientes con un valor especial denominado “no importa” (*Don't Care*).

Actividades previas

1. Realizar la lectura de la práctica.
2. El estudiante deberá definir un problema práctico que pueda resolverse mediante un sistema combinacional donde se involucren 4 entradas como mínimo. Dicho problema debe representar una aplicación concreta, por ejemplo: un detector de paridad, un verificador de códigos, un sistema de control de acceso o un indicador de condición de la vida real.
3. Utilice el método de diseño empleado en clase para resolver el problema y como método para reducir la funciones Mapas de Karnaugh, algebra de Boole o Quine Mc Cluskey
4. Arme el circuito que resultó del diseño de las actividades previas utilizando para las entradas los niveles pull up o pull down los niveles lógico para la tabla de verdad.
5. Simular el resultado del diseño antes de iniciar la práctica.

Material

- Enlistar los materiales requeridos para la práctica

Equipo

- Enlistar los equipos necesarios para la comprobación del circuito

Procedimiento experimental

1. Alimenta el circuito con el voltaje requerido por el diseño del circuito combinacional
2. Compruebe la tabla de verdad del circuito que represente su sistema combinacional, en caso de que no lo haya contemplado conecte 1 LED y una resistencia de $470\ \Omega$ en la salida para comprobar los valores binarios de cada combinación.
3. Explica el diseño del sistema a tu profesor

Cuestionario

1. ¿Qué ventajas observaste al utilizar el método de reducción empleado en comparación con otros métodos de simplificación de funciones lógicas?
2. Durante el diseño, ¿qué dificultades encontraste al pasar de la tabla de verdad al mapa de Karnaugh y cómo las resolviste?
3. ¿Cómo influyó la simulación previa en la detección de posibles errores antes de implementar el circuito físicamente?
4. ¿Qué criterios consideraste para seleccionar las compuertas lógicas utilizadas en tu diseño final?
5. Si tuvieras que optimizar aún más tu circuito, ¿qué cambios implementarías y por qué?

Conclusiones

Bibliografía

Laboratorio de Sistemas Digitales

Práctica 6. Sumadores y Restadores

Tema

5.4. Circuitos digitales para operaciones aritméticas binarias.

Objetivos

- Diseñar y comprobar el funcionamiento de un sumador completo de 2 bits implementado con compuertas lógicas integradas.
- Diseñar y comprobar el funcionamiento de un restador completo de 2 bits empleando el método de complemento a 2.

Introducción

Un sumador completo es un circuito digital que realiza la suma de dos números binarios, en donde cada número puede tener varios dígitos (bits). Este tipo de circuitos se encuentran integrados en la unidad aritmético - lógica (ALU) de los microprocesadores y microcontroladores.

Entre los sumadores básicos se encuentran:

- *Medio sumador (Half Sum)*. Este circuito posee dos entradas (A y B) dedicadas a los bits de los números a sumar. Tiene dos salidas correspondientes a la suma de los 2 bits (S0) y al acarreo resultante de la operación (C0). El diagrama de este tipo de sumador se muestra en la Figura 6.1.

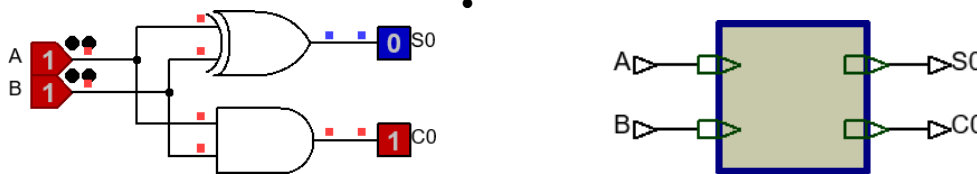


Figura 6.1

- *Sumador Completo (Full Sum)*. Este circuito realiza la suma de dos bits (A y B) pero agrega una entrada dedicada al acarreo proveniente de una operación anterior (Ci) y posee las salidas de suma S0 y de acarreo de salida C0. El diagrama de la figura 6.2 ejemplifica este sumador.

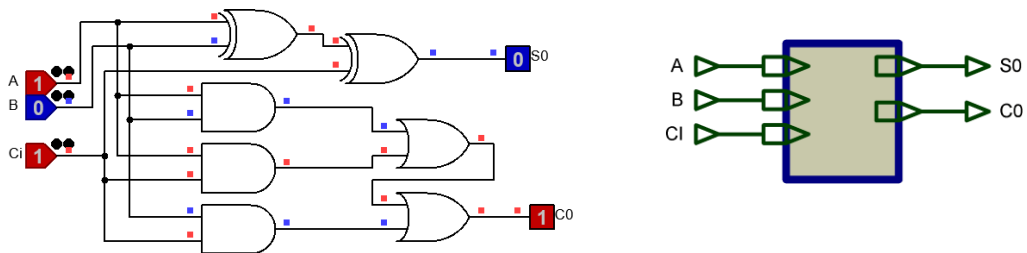


Figura 6.2

En esta práctica se implementarán dos circuitos:

- Un sumador completo de dos bits utilizando un arreglo de 2 *sumadores completos* de 1 bit, figura 6.3, en cascada.

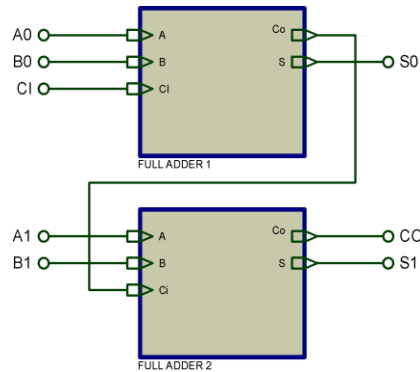


Figura 6.3

- Un restador completo de dos bits por complemento a 1

Actividades Previas a la Práctica

Realizar la lectura de la práctica de laboratorio.

1. Diseñar un circuito sumador completo de 2 números de 2 bits cada uno empleando 2 sumadores completos de 1 bit en cascada.
2. Diseñar un restador completo de 2 bits empleando el método de complemento a 1.
3. Obtenga el diagrama de conexiones indicando los números de las terminales para cada circuito.
4. Simule ambos circuitos.
5. Arme el circuito sumador.

Material

- El necesario para implementar el diseño.
- 1 Switch deslizable de 8 posiciones
- Tableta de conexiones (Protoboard)
- Alambre para conexiones

Equipo

- Multímetro
- Fuente de Voltaje de CD

Procedimiento experimental

1. Compruebe el funcionamiento del circuito sumador.
2. Realice las modificaciones correspondientes al circuito sumador e implemente el circuito restador diseñado en las actividades previas.
3. Compruebe el funcionamiento del circuito restador.

Cuestionario

1. Investigue un circuito integrado TTL que realice la suma de 2 datos de 4 bits.
2. ¿Para qué sirven los complementos 1 y 2 en los sistemas binarios?
3. ¿Qué es un sumador de acarreo anticipado?

Conclusiones

Bibliografía



Laboratorio de Sistemas Digitales

Práctica 7. Multiplexores y demultiplexores

Tema

5.3. Multiplexores y Demultiplexores.

Objetivos

- Comprobar el funcionamiento de los circuitos integrados multiplexores y de los circuitos demultiplexores.
- Implementar una tabla de verdad combinacional empleando un multiplexor.
- Realizar un sistema de transmisión empleando un multiplexor y un demultiplexor.

Introducción

Los multiplexores (MUX) son circuitos de mediana escala de integración (MSI) debido a que en su construcción se emplean algunas decenas de componentes básicos que realizan en conjunto una función específica.

Los multiplexores son empleados como selectores de señal que trasladan la información de uno de los múltiples canales de entrada, sobre un canal único de salida y así reducen la necesidad de canales múltiples de transmisión, para realizar esta función requieren señales de control que les permitan seleccionar cuál de los canales de entrada será trasladado a la salida

Son muy empleados en los sistemas de comunicación de datos para compartir en tiempo un solo canal de salida (Time Divison Multiplexing o TDM) a partir de varias fuentes de información, en la figura 7.1 se muestra un multiplexor de 4 canales a 1 y 2 señales de control. A este multiplexor se le denomina MUX 4 x 1.

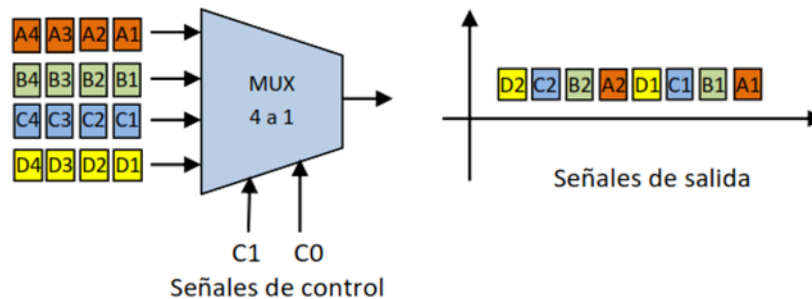


Figura 7.1

Dentro de sus aplicaciones en la electrónica digital se encuentra la implementación de tablas de verdad sin el empleo de compuertas lógicas adicionales o con un mínimo de ellas.

Los dispositivos demultiplexores (DEMUX) realizan la función inversa puesto que tienen una sola entrada y múltiples canales de salida. Al igual que los MUX, los DEMUX requieren señales de control a través de las cuales se selecciona en cuál de los canales de salida aparecerá la información del canal de entrada.

En la figura 7.2 se muestra un demultiplexor con 1 canal de entrada, 4 canales de salida y sus 2 señales de selección. A este demultiplexor se le denomina DEMUX 1 x 4.

Mtro.. Jorge Buendía Gómez

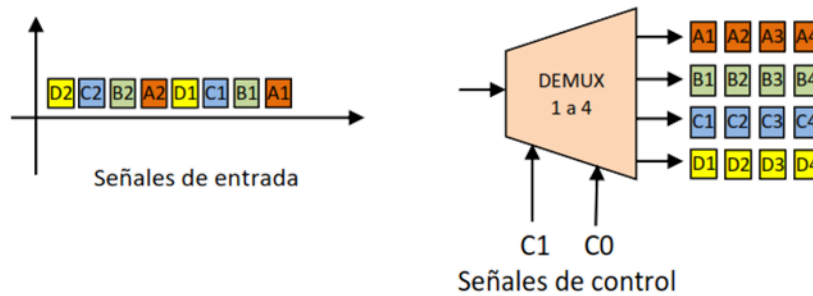


Figura 7.2

Como se mencionó anteriormente, para seleccionar el canal de entrada en los multiplexores y el canal de salida en los demultiplexores, se requieren señales de control adicionales que permitan indicarle a los circuitos el número de canal a emplear, la elección del canal es seleccionable por el usuario y no es necesario entrar y salir por el mismo número de canal. En un multiplexor con 2^n entradas, n indicaría el número de líneas de control.

En conjunto ambos dispositivos se emplean en los sistemas de comunicaciones para transmitir múltiples canales de información a través de un solo medio físico.

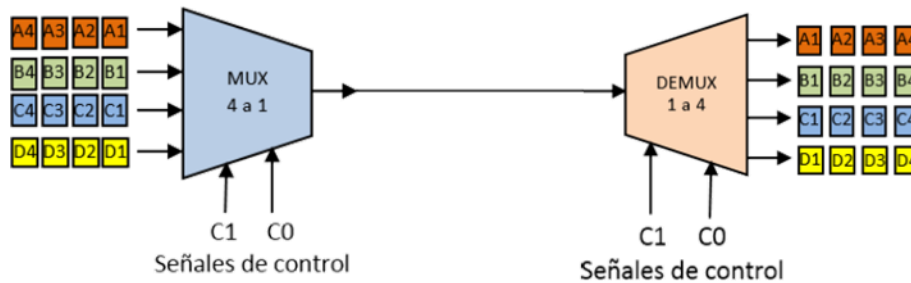


Figura 7.3 Sistema de comunicaciones multiplexado en tiempo

Debido a las características tanto de los multiplexores como de los demultiplexores, estos dispositivos son empleados para la implementación de tablas de verdad de sistemas combinacionales, logrando con ello la reducción del número de compuertas lógicas necesarias para realizar un diseño.

Actividades Previas

1. Realizar la lectura de la práctica.
2. Obtener la tabla de verdad de la función booleana siguiente.

$$(A, B, C, D, E) = \sum (0, 1, 2, 5, 8, 9, 15, 21, 24, 26, 30, 31)$$
3. Diseñar el circuito que resuelve la tabla de verdad anterior empleando sólo un multiplexor de 8 a 1 de tecnología TTL o CMOS y las compuertas necesarias para su implementación.
4. Realizar la simulación del circuito del punto 3 de las actividades previas y el circuito de la figura 7.4 del desarrollo y entregar a su profesor los resultados antes de iniciar la práctica.
5. Imprimir el diagrama del circuito diseñado.
6. Armar el circuito de la actividad previa y del desarrollo en la tableta de conexiones.

Material

- Circuitos integrados necesarios para la implementación del diseño.
- 2 Circuitos integrados 74HC4051
- 5 Resistencias de 0.47 kΩ a ½ W
- 5 Diodos LED
- Alambre para conexiones

Equipo

- Fuente de CD
- Generador de Funciones
- Multímetro
- Osciloscopio

Desarrollo

1. Implemente el circuito diseñado en el punto 3 de las actividades previas.
2. Compruebe la tabla de verdad utilizando los leds y resistencias tanto en las entradas como en las salidas, Explique sus resultados
3. Implemente el sistema mostrado en la figura 7.4

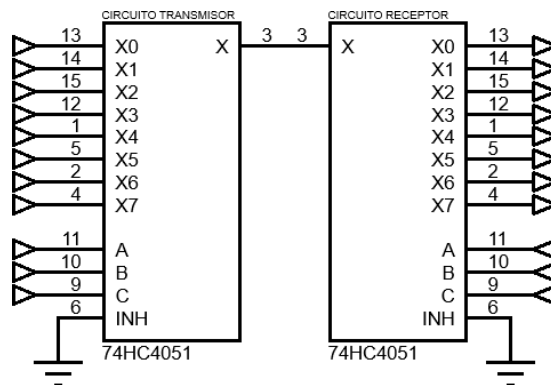


Figura 7.4

4. Introduzca una señal cuadrada de 1 kHz y 5 V pico a pico con un offset de 2.5 V, en alguno de los canales de entrada del circuito U1, indicando dicho canal a través de las señales selectoras (A1, B1 y C1) adecuadas, escoja uno de los canales de salida a través de las señales selectoras (A2, B2 y C2) del circuito U2 y verifique con el osciloscopio que la señal de entrada se transfiere a la salida deseada.
5. Repita el proceso para otra entrada y otra salida indicándolas a través de sus entradas selectoras y compruebe como la información es transferida por un único medio físico compartido en tiempo (multiplexación en tiempo).

Cuestionario

1. Consulte el manual de circuitos de la familia CMOS e indique la función que realizan cada una de las terminales del circuito integrado 74HC4051BE.
2. Diseñe un sumador de 2 números de 2 bits cada uno (AB)+(CD) empleando multiplexores de 8x1.
3. Modifique el circuito del inciso 3 del procedimiento para que de forma sincrónica la información insertada por el canal 1 salga por el canal 1, la del canal 2 por el canal 2, etc. Haga un diagrama de su diseño.



Tema

- 5.4. Circuitos digitales para operaciones aritméticas binarias.
- 5.7. Unidades Aritmético Lógicas (ALU's).

Objetivos

- Comprender el funcionamiento de una unidad aritmeticológica (ALU) de mediana escala de integración.
- Comprobar las diferentes operaciones que puede realizar la ALU, tanto aritméticas como lógicas.
- Integrar un decodificador de 7 segmentos para visualizar el resultado de la ALU.

Introducción

En el desarrollo de la electrónica digital los circuitos de compuertas básicas establecieron la estructura para todos los sistemas digitales subsecuentes. A partir de estas bases se comenzaron a crear circuitos de diferentes características, entre los más importantes fueron los circuitos aritméticos que resolvían operaciones matemáticas básicas tales como los medios sumadores (half sum) y los sumadores completos (full sum).

Organizando estos elementos en paralelo o en serie se pueden realizar circuitos aritméticos de un mayor número de bits o con diferentes capacidades. El desarrollo de estos circuitos ha llevado a la creación de unidades aritmético lógicas integradas (ALU's) y al posterior desarrollo de los sistemas de microprocesadores.

La Unidad Aritmético Lógica (ALU 74LS181) es un circuito integrado de mediana escala de integración que contiene un aproximado de 75 compuertas básicas. Este circuito realiza un total de 16 operaciones aritméticas con acarreo, 16 operaciones aritméticas sin acarreo y 16 operaciones lógicas sobre dos datos de 4 bits denominados dato A (A3, A2, A1 y A0) y dato B (B3, B2, B1 y B0).

Para definir si la operación va a ser aritmética o lógica, se emplea la señal de Modo (M), la cual decide cual conjunto de operaciones se va a realizar.

La elección de la operación específica dentro de uno de los conjuntos, aritmético o lógico, se realiza a través de las 4 señales de selección (S3, S2, S1 y S0) e incluye la suma (Plus), la resta (Minus), el decremento, la transferencia directa y las operaciones de AND, OR, XOR, NAND, XNOR y algunas operaciones combinadas.

La ALU también cuenta con una señal de acarreo del 4º al 5º bit que puede ser empleada para alimentar el acarreo de entrada de la siguiente ALU e incrementar el largo de palabra. En la figura 8.1 se muestran los canales de entrada del dato A, del dato B, de las entradas de selección, el acarreo de entrada, el modo, el dato de salida, el acarreo de salida y otras señales de control.

En esta práctica se comprobarán algunas de las operaciones aritméticas y lógicas con la ALU 74LS181 y se verificarán los resultados teóricos de dichas operaciones.

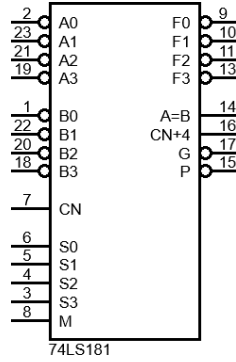


Figura 8.1

Una consideración adicional para la implementación de este circuito es que en el manual se proporcionan dos tablas de funcionamiento:

- La primera considera que los datos A y B deberán ser insertados en forma invertida a su valor ya que son activos en bajo.
- La segunda tabla considera que los datos A y B serán insertados en la forma normal puesto que son activos en alto.

En esta práctica consideraremos que los datos se insertaran activos en alto y por lo tanto se utilizará la segunda tabla del manual, mostrada en la tabla 8.1.

SELECTION				ACTIVE-HIGH DATA		
				M = H LOGIC FUNCTIONS	M = L; ARITHMETIC OPERATIONS	
S3	S2	S1	S0		C _n = H (no carry)	C _n = L (with carry)
L	L	L	L	$F = \overline{A}$	$F = A$	$F = A \text{ PLUS } 1$
L	L	L	H	$F = \overline{A + B}$	$F = A + B$	$F = (A + B) \text{ PLUS } 1$
L	L	H	L	$F = \overline{AB}$	$F = A + \overline{B}$	$F = (A + \overline{B}) \text{ PLUS } 1$
L	L	H	H	$F = 0$	$F = \text{MINUS } 1 \text{ (2's COMPL)}$	$F = \text{ZERO}$
L	H	L	L	$F = \overline{AB}$	$F = A \text{ PLUS } \overline{AB}$	$F = A \text{ PLUS } \overline{AB} \text{ PLUS } 1$
L	H	L	H	$F = \overline{B}$	$F = (A + B) \text{ PLUS } \overline{AB}$	$F = (A + B) \text{ PLUS } \overline{AB} \text{ PLUS } 1$
L	H	H	L	$F = A \oplus B$	$F = A \text{ MINUS } B \text{ MINUS } 1$	$F = A \text{ MINUS } B$
L	H	H	H	$F = \overline{AB}$	$F = \overline{AB} \text{ MINUS } 1$	$F = \overline{AB}$
H	L	L	L	$F = \overline{A + B}$	$F = A \text{ PLUS } AB$	$F = A \text{ PLUS } AB \text{ PLUS } 1$
H	L	L	H	$F = A \oplus \overline{B}$	$F = A \text{ PLUS } B$	$F = A \text{ PLUS } B \text{ PLUS } 1$
H	L	H	L	$F = B$	$F = (A + \overline{B}) \text{ PLUS } AB$	$F = (A + \overline{B}) \text{ PLUS } AB \text{ PLUS } 1$
H	L	H	H	$F = AB$	$F = AB \text{ MINUS } 1$	$F = AB$
H	H	L	L	$F = 1$	$F = A \text{ PLUS } A^\dagger$	$F = A \text{ PLUS } A \text{ PLUS } 1$
H	H	L	H	$F = A + \overline{B}$	$F = (A + B) \text{ PLUS } A$	$F = (A + B) \text{ PLUS } A \text{ PLUS } 1$
H	H	H	L	$F = A + B$	$F = (A + \overline{B}) \text{ PLUS } A$	$F = (A + \overline{B}) \text{ PLUS } A \text{ PLUS } 1$
H	H	H	H	$F = A$	$F = A \text{ MINUS } 1$	$F = A$

Tabla 8.1

Actividades previas

1. Realizar la lectura de la práctica.
2. Descargar en formato electrónico la hoja técnica de la ALU 74LS181.
3. Descargar en formato electrónico la hoja técnica del decodificador de 7 segmentos 74LS47.
4. Realice las operaciones de la tabla 8.2 de forma teórica, las cuales se comprobarán de manera práctica
5. Simular el circuito de la figura 8.2 con los datos de una operación lógica y una aritmética.

Material

- CI 74LS181 o 74LS381
- CI 74LS04
- CI 74LS47
- Display de 7 segmentos ánodo común.
- 5 Resistencias de 0.47 KΩ a ½ W.
- 1 Resistencia de 0.056 KΩ a ½ W.
- 5 Diodos LED
- Tableta de conexiones (Protoboard)
- Alambre para conexiones

Equipo

- Fuente de CD
- Multímetro

Procedimiento experimental

1. Arme el circuito mostrado en la figura 8.2.

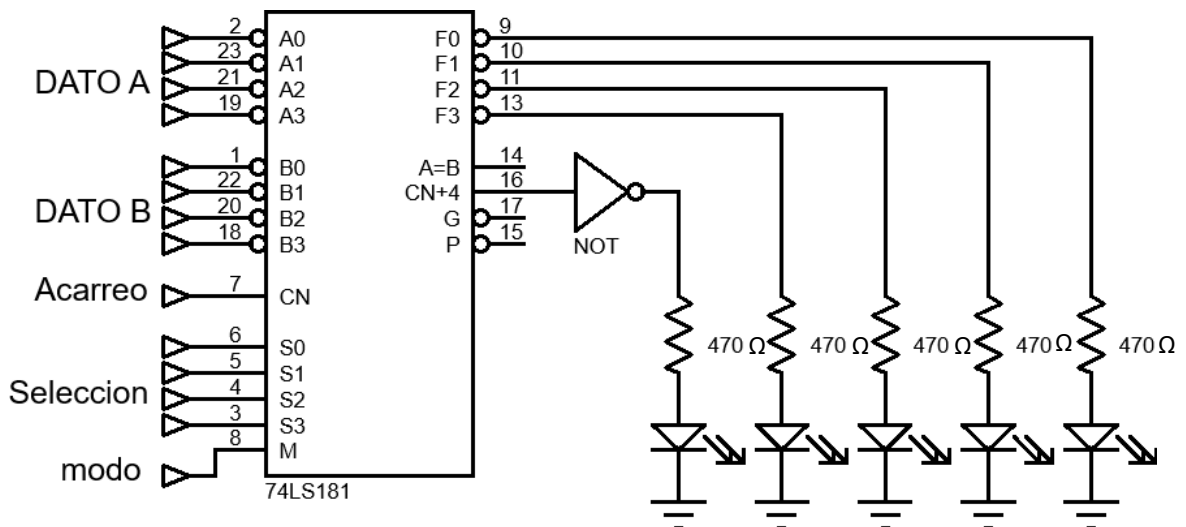


Figura 8.2

2. Elabore una tabla con 4 pares de valores de 4 bits cada uno y anótelos en las tablas 8.2, los cuales fungirán como el dato "A" y el dato "B" que serán empleados para las operaciones lógicas, los datos deben ser diferentes de cero.
3. Elabore otra tabla con 4 pares de valores de 4 bits cada uno y anótelos en la tabla 8.3, los cuales fungirán como el dato "A" y el dato "B" que serán empleados para las operaciones aritméticas, los datos deben ser diferentes de cero.
4. Opere sus datos con las 2 operaciones aritmética y lógica mostrada en las tablas 8.2 y 8.3 y escoja de la tabla 8.4 tres operaciones lógicas y 3 operaciones aritméticas para completar las tablas mencionadas.
5. Obtenga el código binario necesario para la selección de cada operación de la tabla 8.2 y 8.3 empleando la tabla 8.1 y anote los resultados en donde corresponda.

NOTA: Considere que, en la tabla de la ALU, el signo (+) indica la operación lógica OR y la palabra (PLUS) indica la operación aritmética de suma, así como la palabra (MINUS) indica la resta.

6. Aplique los valores a las líneas de datos "A" y "B" de forma tal que realice las operaciones indicadas, checar en el manual los niveles lógicos que deben aplicarse a las terminales M y C_n para las operaciones seleccionadas, anótelos en las tablas 8.2 y 8.3.
7. Anote los resultados de las operaciones en las tablas 8.2 y 8.3 considerando que la salida contiene 5 bits pero solo para las operaciones aritméticas, el 5° bit representa el acarreo de salida y la función realizada (C_n+4, F3, F2, F1 y F0), compruebe los resultados realizando las operaciones en papel e integrándolos al reporte.

	Dato A (4 bits)	Dato B (4 bits)	Selección (4 bits)	C _n (1 bit)	M (1 bit)	Operación
Lógicas						$A \oplus B$

Tabla 8.2

	Dato A (4 bits)	Dato B (4 bits)	Selección (4 bits)	C _n (1 bit)	M (1 bit)	Operación	Resultado (5 bits)
Aritméticas							$(A + \bar{B})$ PLUS A B

Tabla 8.3

Operaciones Lógicas	Operaciones Aritméticas
$\overline{A} \oplus \overline{B}$	A PLUS A B
$A B$	(AB) MINUS 1
$\overline{A + B}$	A PLUS B PLUS 1
$A + \overline{B}$	A PLUS A \overline{B}
$\overline{A} + B$	A PLUS A \overline{B}
\overline{AB}	(A + B) PLUS 1

Tabla 8.4

- Incluir los circuitos necesarios para que se observe la salida en un display de 7 segmentos.
- Compruebe el funcionamiento del circuito visualizando en el display el resultado de las operaciones aritméticas de la tabla 8.4.

Cuestionario

- Empleando circuitos 74LS181, diseñe una Unidad Aritmética Lógica capaz de operar 8 bits en paralelo.
- Explique el concepto de acarreo anticipado (Carry Look Ahead) empleado en las ALU's. Investigar en los manuales de TTL.
- Explique la función que tienen las terminales de los pines 14, 15, 16 y 17 del circuito 74LS181.

Conclusiones

Bibliografía



Tema

6.7. Aplicaciones de circuitos secuenciales.

Objetivos

- Implementar un circuito contador programable en 3 bits empleando flip flops.
- Integrar un decodificador BCD a 7 segmentos para visualizar el conteo en un display de 7 segmentos.

Introducción

Los sistemas digitales emplean muchas variantes de los circuitos digitales secuenciales en forma de contadores asíncronos, contadores síncronos, registros de corrimiento, memorias, etc.

En los circuitos secuenciales las salidas se programan para seguir una secuencia predeterminada de estados definida por el diseñador del sistema, en donde el estado siguiente se produce en función de las excitaciones insertadas en las entradas de los Flip Flops y en función del pulso de reloj.

Los circuitos secuenciales emplean básicamente dispositivos de memoria tales como los latch RS, flip flops tipo D, flip flops tipo JK o flip flops tipo T, además de lógica combinatorial para generar las excitaciones necesarias para cambiar de un estado actual a un estado siguiente.

En esta práctica se implementará un contador síncrono programable que realice el siguiente conteo 0, 3, 5, 6, 7, 1, 2, 4, 0, de carrera libre con flip flops JK con entradas separadas, módulo 8 y que siempre comience en 000 al aplicar la señal de reset.

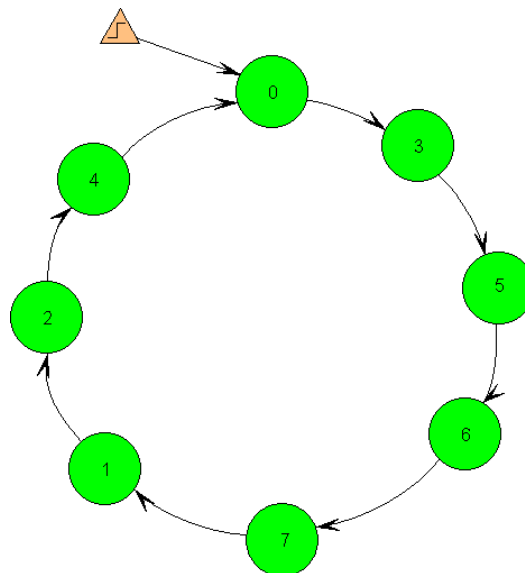


Figura 9.1

Actividades Previas

1. Realizar la lectura de la práctica.
2. Diseñar el contador programable indicado, generar el diagrama de estados, la tabla de estados y el diagrama físico correspondiente.
3. Obtenga las hojas técnicas de los circuitos requeridos.
4. Simule el diseño realizado en el punto 2 y entregue los resultados a su profesor al iniciar la práctica.

Material

- Material necesario para implementar el diseño secuencial
- Protoboard
- Alambre para conexiones
- Display de 7 segmentos ánodo común
- CI. Decodificador de BCD a 7 segmentos 74LS47
- Resistencia de $56\ \Omega$ a $\frac{1}{2}W$.
- 4 Resistencias de $470\ \Omega$ a $\frac{1}{2}W$.
- 4 leds.

Equipo

- Fuente de CD
- Generador de Funciones
- Multímetro

Procedimiento experimental

1. Arme el circuito contador diseñado empleando compuertas con cualquier número de entradas.
2. Inserte una señal de reloj cuadrada de 1 Hz. y niveles de voltaje TTL.
3. Compruebe a través de leds que la secuencia generada a las salidas del circuito secuencial es la correcta.
4. Adicione el decodificador de BCD a 7 segmentos (C.I. 74LS47) para visualizar el conteo en el display de 7 segmentos como se muestra en la figura 9.2 y compruebe a través del display que la secuencia es correcta.

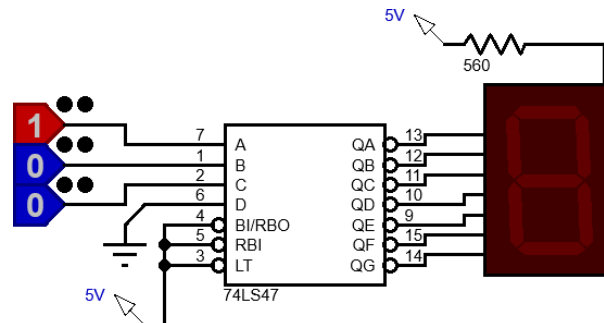


Figura 9.2

Cuestionario

1. Explique el concepto de contador de carrera libre.
2. Que diferencia tienen los contadores síncronos con respecto a los contadores asíncronos.
3. Explique las diferentes formas de excitar a un Flip Flop JK con entradas separadas para proporcionar las 4 formas de transición del estado actual al estado siguiente.



Laboratorio de Sistemas Digitales

Práctica 10 Contador síncrono para control de motor de pasos



Tema

6.7. Aplicaciones de circuitos secuenciales.

Objetivos

- El alumno implementará un circuito secuencial que genere las señales de activación de las bobinas de un motor de pasos.
- El alumno implementará el circuito secuencial, empleando Flip-Flops.
- El alumno comprobará el funcionamiento del circuito en interacción con un motor de pasos de 3 terminales.

Introducción

El motor de pasos es un dispositivo mecánico y eléctrico que requiere un conjunto de señales secuenciales aplicadas en sus bobinas para producir un movimiento rotacional discreto de su eje, su rotor gira un determinado ángulo por cada pulso de entrada, existen motores con 15° por pulso y 24 pulsos para una vuelta y también de 0.9° por pulso y 400 pulsos por vuelta, aunque cada día se va reduciendo el tamaño del paso, así como aumentando la potencia del motor.

Un motor de pasos puede ser comparado con una serie de electro magnetos o solenoides dispuestos en círculo como se muestra en la figura 10.1.

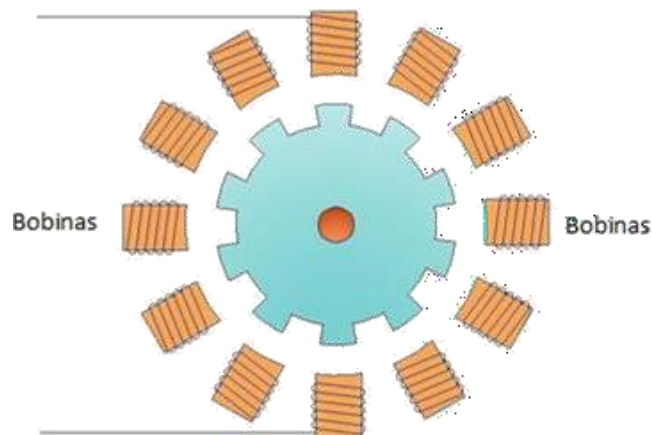


Figura 10.1

El resultado de este movimiento es un posicionamiento preciso y confiable que puede controlarse de forma directa por un sistema que genere los pulsos digitales con la secuencia, la velocidad y el número suficiente para poder realizar controles de sentido de giro, velocidad o posición.

La secuencia de señales necesarias para mover a un motor de pasos de 4 hilos y 3 fases, se muestra en la figura 10.2 en la cual se puede indicar que el sentido de giro depende del orden en que se apliquen las señales, de izquierda a derecha o de derecha a izquierda, en función de la gráfica.

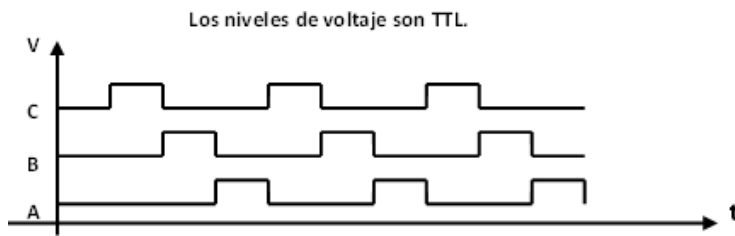


Figura 10.2

En la figura 10.2 se muestra un ciclo de 3 estados o pasos que se debe repetir 8 veces, cada cambio de estado o cada paso produce un giro de 15° y por lo tanto una vuelta se realiza en 24 pasos.

La velocidad depende de la frecuencia de aplicación de las señales, más frecuencia más velocidad y la posición depende del número de pulsos insertados.

En la actualidad podemos encontrar estos motores en unidades de disco duro, impresoras, robots, máquinas herramientas, juguetes, cámaras, autos y cualquier otra aplicación que requiera una precisión muy alta para el control de velocidad o posición.

En la presente práctica se implementará un circuito que genera las señales necesarias para mover al motor de acuerdo con el diagrama de estados mostrado en la figura 10.3 considerando que el estado inicial es cero.

El motor empleado es un motor de 3 bobinas que serán alimentadas por cada uno de los 3 transistores y un alambre común que será alimentado con 12 V_{CD}.

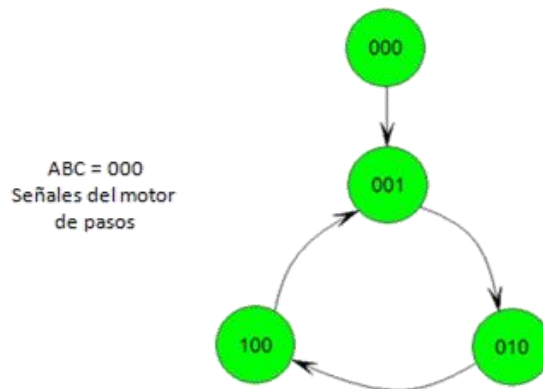


Figura 10.3

El circuito deberá cumplir las siguientes condiciones:

- El estado inicial debe ser cero (000).
- El circuito incluirá una señal de salida S1 que se activa en 1 cada que el circuito realiza 3 pulsos o sea cuando el circuito llega al estado 001.

- El circuito incluirá una señal de salida S2 que se activará en 1 cada que el motor complete una vuelta (24 pulsos), lo cual se identificará a través de un contador que cuente 8 veces el pulso S1. Esta función debe realizarse con un contador binario integrado del tipo 74LS393 o un CMOS 4040.

Actividades Previas

1. Realizar la lectura de la práctica.
2. Realizar el análisis del diagrama de estados a través de la tabla de estados empleando cualquier tipo de Flip Flops (tipo D o tipo JK), determinar los estados siguientes de acuerdo con el diagrama e inserte un “no importa” para todos los estados no considerados, obtenga las ecuaciones de excitación y reduzca para obtener el circuito correspondiente.
3. Obtenga el circuito para la salida S1.
4. Obtenga el circuito para la salida S2.
5. Implementar los circuitos correspondientes.
6. Realizar la simulación del circuito secuencial diseñado, sólo compruebe el funcionamiento con los leds en las salidas y entregue a su profesor antes del inicio de la práctica.
7. Armar el circuito diseñado en la tableta de conexiones y adicionar la etapa de potencia a cada una de las salidas de su circuito como se muestra en la figura 10.4.

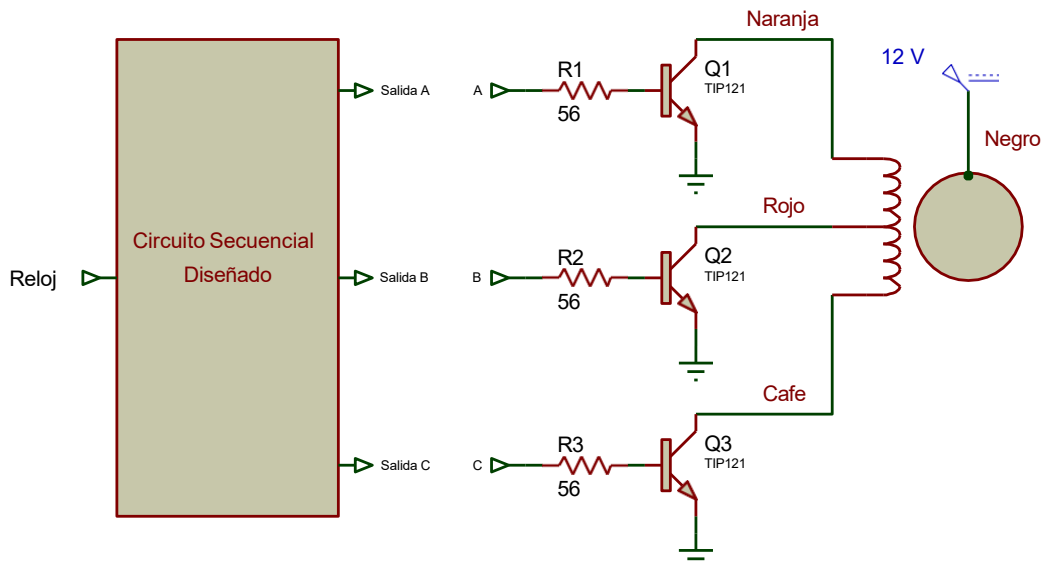


Figura 10.4

Material

- Material necesario para implementar el diseño secuencial
- Tableta de conexiones
- Alambre para conexiones
- 4 Resistencias de 0.47KΩ a ½ W
- 3 Resistencias de 56 Ω a ½ W
- 3 Transistores TIP31
- 4 Diodos LED

Equipo

- Fuente de CD
- Generador de Funciones
- Multímetro
- Motor de Pasos.

Procedimiento experimental

1. Implemente el circuito diseñado.
2. La señal de reloj del circuito secuencial es una señal cuadrada de 1 Hz. y niveles de voltaje TTL.
3. Compruebe que la secuencia generada a las salidas del circuito secuencial es la correcta.
4. Incremente paulatinamente la frecuencia de la señal de reloj, observe y anote el comportamiento del motor y su velocidad.
5. Identifique y anote el valor de la frecuencia máxima del reloj para la cual el motor de pasos aún tiene un funcionamiento adecuado.
6. Compruebe el correcto funcionamiento del led indicador de 8 pulsos y el de vuelta completa.

Cuestionario

1. Diseñe un circuito de control para el mismo motor de pasos, que contenga una señal de entrada adicional que sirva para invertir la secuencia de conteo con lo cual el motor invertirá el sentido de giro.
2. Realice la simulación de su diseño con solo los leds de salida para las bobinas del motor y entregue la simulación del sistema diseñado.

Conclusiones**Bibliografía**



Tema

- 6.8. Autómatas finitos.
- 6.8.1. Máquina de Mealy.
- 6.8.2. Máquina de Moore.

Objetivos

- El alumno diseñará un sistema digital secuencial para el control de las luces traseras de un auto.
- El alumno comprobará el funcionamiento del circuito de luces a través de una máquina de Moore.
- El alumno diseñará y simulará un circuito decodificador empleando una máquina de Mealy.

Introducción

Los autómatas finitos son sistemas digitales secuenciales configurados para producir una serie de estados finitos a través de los cuales fluye la máquina, la secuencia está determinada por el estado actual y las entradas del sistema produciendo un estado siguiente determinado por las condiciones del autómata.

La máquina de Moore es una máquina de estados finita o autómata finito, donde la salida actual depende solo del estado actual y no depende de la entrada actual. Por lo tanto, los estados de una máquina de Moore producen la definición total del sistema.

La entrada actual es utilizada para realizar el cambio de estado, pero las salidas pueden estar contenidas en el código del estado siguiente de la máquina de estados u obtenidas a partir de un circuito lógico de salida, como se muestra en la figura 11.1.

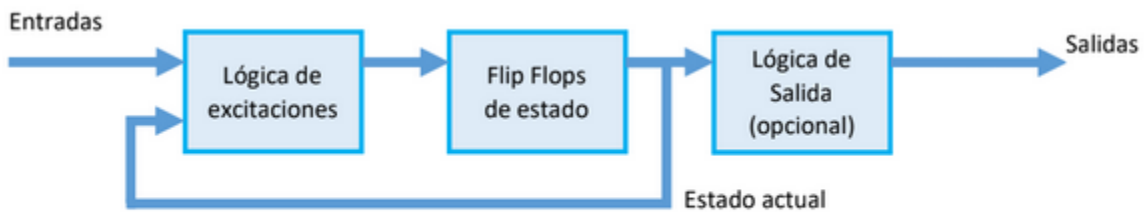


Figura 11.1

Por ejemplo, en la figura 11.2, la trayectoria del estado 000 al estado 101 para una entrada $X = 1$, la salida S es 0 para el estado 000 y la salida S es 1 para el estado 101, considerando que la entrada $X = 1$ solo se emplea para cambiar de estado y esta acción se indica poniendo el valor de la entrada sobre la transición

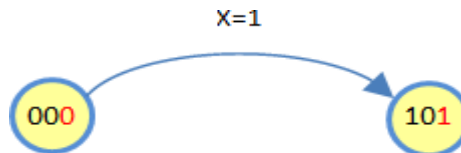


Figura 11.2

Los bits de salida están integrados en el estado y se puede utilizar solo un bit o todos, en la figura 11.2 se marcó en rojo el bit menos significativo que se emplea como bit de salida.

Por otro lado, la máquina de Mealy es una máquina de estados finita o autómata finito donde las salidas del sistema están determinadas por el estado actual y las entradas y donde estas señales de salida se obtienen a través de un circuito combinacional como se muestra en la figura 11.3.

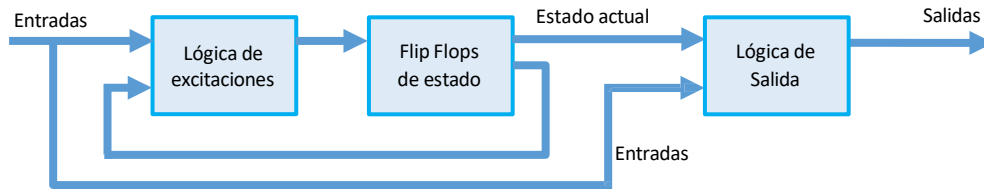


Figura 11.3

Esto significa que en el diagrama de estados se debe indicar el estado que tendría la señal de salida para cada elemento de transición. Por ejemplo, en la trayectoria de un estado 001 a un estado 101, si la entrada X es cero y la salida S se define como uno, se debe poner sobre la transición la etiqueta "0/1" que corresponde a la nomenclatura "X/S" como se muestra en la figura 11.4.

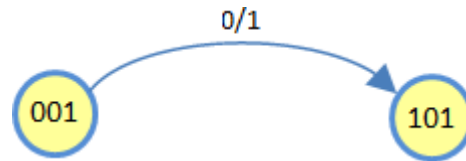


Figura 11.4

Diseño con máquina de Moore

En esta práctica se diseñará el sistema secuencial de encendido de las luces traseras de un auto como se muestra en la figura 11.5.



Figura 11.5

Para diseñar este sistema se utilizará una máquina de Moore.

Cada uno de los 4 diferentes estados de las 2 luces se representan de acuerdo con la tabla 11.1, considere que los valores de los 2 bits del estado representan al mismo tiempo las dos salidas del sistema, el bit más significativo es la luz izquierda y el bit menos significativo es la luz derecha.

Estado y Salidas LI LD	Definición de Estados
0 0	Ambas apagadas
0 1	Derecha encendida
1 0	Izquierda encendida
1 1	Ambas encendidas

Tabla 11.1

El circuito debe tener 4 señales de entrada: DI, A, DD y E las que son independientes y solo una de ellas está activa a la vez, estas señales son activas en alto.

- DI - Señal direccional izquierda
- A - Señal de apagado
- DD - Señal direccional derecha
- E - Señal de emergencia

Para reducir el número de señales de entrada y observando que solo hay 4 posibilidades, entonces con solo 2 bits de codificación se pueden representar los 4 tipos de entrada, para este proceso se tiene un circuito codificador de 4 entradas a 2 que asumimos como verdadero y no está presente en la práctica.

Las transiciones entre estados deben cumplir las siguientes condiciones en función de las entradas codificadas a 2 bits como las mostradas en la tabla 11.2.

Entradas DI A DD E	Entradas codificadas a 2 bits	Definición
0 0 0 1	00	Emergencia
0 0 1 0	01	Derecha encendida
0 1 0 0	10	Ambas apagadas
1 0 0 0	11	Izquierda encendida

Tabla 11.2

- Cuando la palanca de las direccionales se coloque en la posición DERECHA, se deberá encender y apagar de forma intermitente la luz identificada como **DD**, de forma síncrona con un reloj de 1 Hz.
- Cuando la palanca de las direccionales se coloque en la posición IZQUIERDA, se deberá encender y apagar de forma intermitente la luz identificada como **DI**, de forma síncrona con un reloj de 1 Hz.
- Cuando la palanca se coloque en la posición central (APAGADO) no se encenderá ninguna luz.
- Cuando se active el interruptor de EMERGENCIA, se activarán ambas luces simultáneamente, y se desactivarán ambas de forma síncrona con el reloj, independientemente de la posición de la palanca de direccionales, es decir, la entrada de emergencia tiene prioridad absoluta.

De las definiciones y asignaciones de las tablas 11.1 y 11.2 y utilizando el método de máquina de Moore, se obtuvo el diagrama de la figura 11.6. En el cual se plantearon todas las posibilidades del sistema exceptuando condiciones no permitidas como cuando 2 señales de entrada se activan simultáneamente ya que esos casos no están contemplados.

Actividades Previas

1. Realizar la lectura de la práctica.

Mtro.. Jorge Buendía Gómez

Mtra. Noemi Hernández Domínguez
Semestre 2026-2

2. Generar la tabla de estados definida por el diagrama de estados de la figura 11.6.
3. Diseñar el circuito que soluciona el problema empleando Flip Flops de cualquier tipo y la lógica combinacional necesaria para su establecimiento.
4. Simular el sistema diseñado y entregar la simulación a su profesor antes del inicio de la práctica.

Material

- Circuitos integrados y material para implementar su diseño.
- Tableta de conexiones (Protoboard)
- Alambre para conexiones

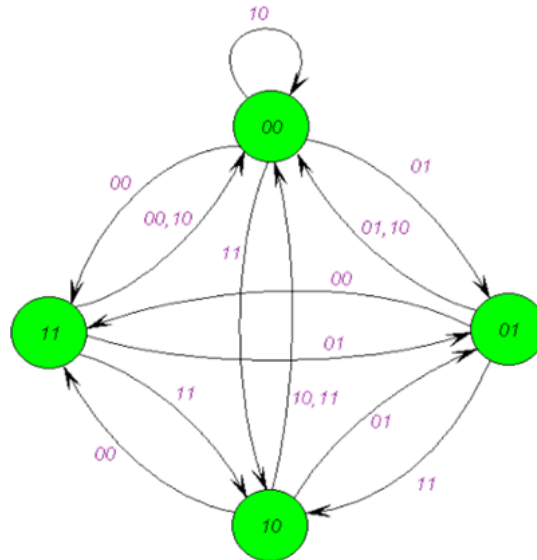


Figura 11.6

Equipo

- Fuente de CD
- Generador de Funciones
- Multímetro

Procedimiento experimental

1. Implemente el circuito diseñado para el sistema de luces.
2. Introduzca una señal de reloj de 1 Hz para poder verificar el cambio del circuito.
3. Compruebe la tabla de estados inicializando el Flip Flop a cero a través del reset de los Flip Flops.

Cuestionario

1. Investigue la definición formal para una máquina de Mealy y para una Máquina de Moore.
2. Diseñe un circuito secuencial que admita como entradas dos líneas A y B, procedentes de dos registros de corrimiento con salida serie, los cuales comparten el reloj en forma síncrona y que insertan 1 bit por cada línea A o B, en cada ciclo de reloj.

En la salida del circuito de 2 bits (Z1, Z0) se debe ver codificado en binario, el número de ceros que faltan por introducir al sistema considerando el conteo de ceros de ambas líneas, hasta que éste (el número de ceros introducidos) sea un múltiplo de 4.

Suponer que Z1 es la línea más significativa de la salida y que el estado inicial, es decir, cuando todavía no se ha introducido ningún cero, es el mismo que el estado correspondiente a introducir un número de ceros que sea múltiplo de 4.

Se debe utilizar la asignación de estados y la definición mostrados en la tabla 11.3.

En la figura 11.7 se muestra el diagrama de estados correspondiente.

Estado	Codificación Q ₁ Q ₀	Definición
q ₀	0 0	Inicial. El número de ceros introducidos es múltiplo de 4
q ₁	0 1	Faltan por introducir tres ceros para que el número de ceros sea múltiplo de 4
q ₂	1 0	Faltan por introducir dos ceros para que el número de ceros sea múltiplo de 4
q ₃	1 1	Falta por introducir un cero para que el número de ceros sea múltiplo de 4

Tabla 11.3

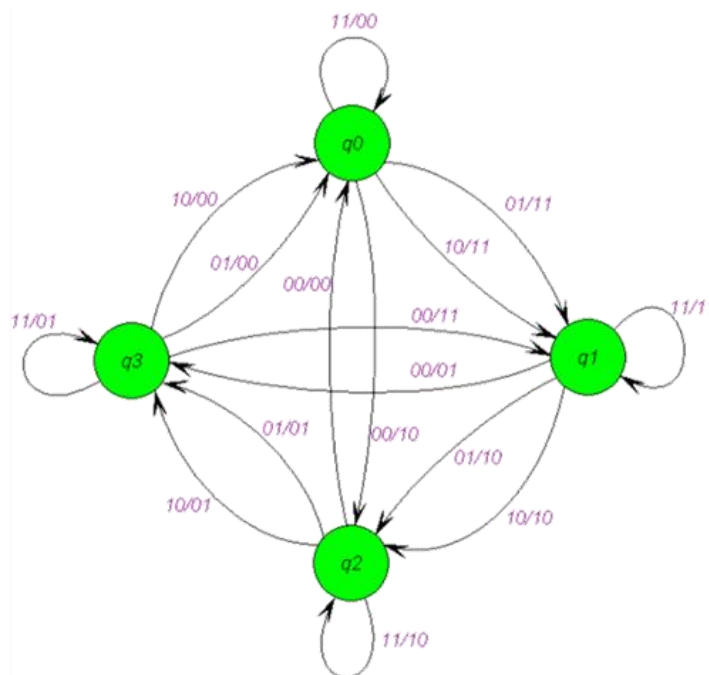


Figura 11.7

3. Obtenga la tabla de estados.
4. Diseñe el circuito para el autómata finito empleando cualquier tipo de Flip Flops y considerando una máquina de Mealy en donde las salidas se definen de manera independiente del estado.
5. Haga la simulación del sistema y entregue a su profesor.